

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	
F 0 3 G 7/06		7713-3G	F 0 3 G 7/06	E
C 2 2 C 19/03		8520-4K	C 2 2 C 19/03	A
C 2 3 C 14/14		8939-4K	C 2 3 C 14/14	Z
G 0 5 D 3/00		7531-3H	G 0 5 D 3/00	C

審査請求 未請求 予備審査請求 有 (全 65 頁)

(21) 出願番号 特願平6-519135
 (86) (22) 出願日 平成6年(1994)2月24日
 (85) 翻訳文提出日 平成7年(1995)8月24日
 (86) 国際出願番号 PCT/US94/01721
 (87) 国際公開番号 WO94/19051
 (87) 国際公開日 平成6年(1994)9月1日
 (31) 優先権主張番号 08/021,941
 (32) 優先日 1993年2月24日
 (33) 優先権主張国 米国 (US)
 (81) 指定国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, M C, NL, PT, SE), CA, JP

(71) 出願人 ザ・ボード・オブ・トラステーズ・オブ・ザ・リーランド・スタンフォード・ジュニア・ユニバーシティー
 アメリカ合衆国カリフォルニア州94304-1850・パロ アルト・#350・ウェルチロード 900・スタンフォード ユニバーシティーオフィスオブテクノロジーライセンシング (番地なし)

(72) 発明者 メイナード、ロナルド・エス
 アメリカ合衆国カリフォルニア州94087・サニーベイル・#15キュー・ホレンベック 777

(74) 代理人 弁理士 大島 陽一 (外1名)

(54) 【発明の名称】 空間的に分布配置された形状記憶合金アクチュエータを有するフィルム

(57) 【要約】

SMA (形状記憶合金) アクチュエータ素子 (105) と、関連する制御駆動回路を含む可撓性を有する VLSI フィルムが、可撓性を有するチューブ、カテーテルなどの柔軟な部材に巻回されている。従って、SMA アクチュエータ素子 (105) は、柔軟な部材の周囲に間隔を置いて配置されている。SMA アクチュエータ素子 (105) は、関連するデコード及び駆動回路から供給される電流によって選択的に抵抗加熱され、フィルム的一部分を収縮させる。SMA アクチュエータ素子 (105) が適切に活性化された時、VLSI フィルムに包まれたデバイスが、三次元空間で、従来では不可能であった非常に迅速かつ精巧に操縦されるように、VLSI フィルムの表面に SMA アクチュエータ素子 (105) が配置されている。制御回路、デコード回路及び位置マッピング手段を含む関連するマイクロプロセッサが、SMA アクチュエータ素子と一体的に VLSI フィルム内に設けられており、SMA アクチュエータ素子は自動的にガイドされる。代わりに、マイクロプロセッサが離れた位置に配置され、VLSI フィルムと関連する駆動回路

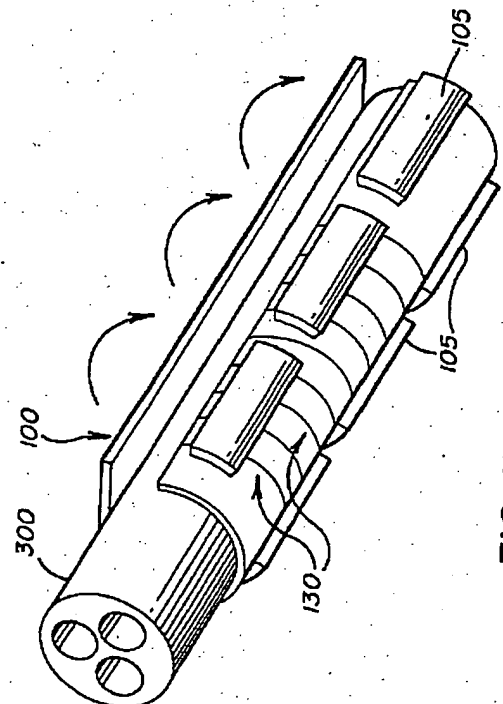


FIG. 3A

【特許請求の範囲】

1. 形状記憶合金アクチュエータを有するフィルムであって、
基板と、

前記基板に配置され、電流によって所望の値に抵抗加熱されたとき、前記基板の隣接する部分に動きを与えるための複数の形状記憶アクチュエータ手段と、

前記形状記憶アクチュエータ手段のうちの関連するアクチュエータ手段に接続され、制御信号に応答して1つまたは複数の前記形状記憶アクチュエータ手段を選択的に駆動するべく前記電流を供給するスイッチ手段と、

前記スイッチ手段を選択的に動作させるための前記制御信号を出力し、前記基板の三次元の所望の動きを発生させる制御手段とを有することを特徴とする形状記憶合金アクチュエータを有するフィルム。

2. 前記基板が可撓性を有するVLSIシートを有し、

前記可撓性を有するVLSIシートが、

前記VLSIシートの近位の部分に配置されたVLSI内に形成された制御及びアドレスデコード回路と、

前記可撓性を有するVLSIシートの遠位の端部に互いに間隔を置いて配置され、かつ前記制御及びアドレスデコード回路と機能的に接続された、三次元の概ね連続した多節可動体の操作機能を提供するための複数の形状記憶合金記憶アクチュエータ手段とを有することを特徴とする請求

項1に記載の形状記憶合金アクチュエータを有するフィルム。

3. 前記形状記憶合金アクチュエータ手段が、前記基板のVLSI内に配置されていることを特徴とする請求項1に記載の形状記憶合金アクチュエータを有するフィルム。

4. 前記スイッチ手段が、

電源に接続された入力リードと、前記制御回路手段に接続されたイネーブルリードと、対応する前記形状記憶合金アクチュエータ手段に、予め決められた相活性化電流を供給する出力リードとを各々が備えた複数のCMOSトランジスタを有することを特徴とする請求項1に記載の形状記憶合金アクチュエータを有する

フィルム。

5. 前記基板が、

前記形状記憶合金アクチュエータ手段の動きを最大にし、かつ前記VLSIシートの歪みを予め決められた値に制限するために配置された複数の長手方向に延在する波形部分を更に有することを特徴とする請求項1に記載の形状記憶合金アクチュエータを有するフィルム。

6. 前記制御回路手段が、

前記基板を所望に応じて動かすために前記スイッチ手段を選択的に作動させるための、マイクロプロセッサ手段に応答するアドレスデコード回路を有することを特徴とする請求項1に記載の形状記憶合金アクチュエータを有するフィルム。

7. 前記制御回路手段が、

前記形状記憶合金アクチュエータ手段の角度位置の軌跡からなる活性化の順序データを記憶するための位置マッピング手段を更に有することを特徴とする請求項6に記載の形状記憶合金アクチュエータを有するフィルム。

8. 前記基板の前記遠位の端部の関連するセグメントの角度位置を検知し、かつ前記マイクロプロセッサへ前記角度位置を表す出力信号を出力するための前記基板の前記遠位の端部に設けられた複数のセンサ手段を更に有することを特徴とする請求項7に記載の形状記憶合金アクチュエータを有するフィルム。

9. 前記マイクロプロセッサが、

前記センサ手段からの前記出力信号に応答して、前記基板を所望の移動経路に沿って中央に配置するための適応的フィードバック手段を更に有することを特徴とする請求項8に記載の形状記憶合金アクチュエータを有するフィルム。

10. 前記マイクロプロセッサが、

前記基板が前記所望の移動経路の任意の点に対して方向及び対応する形状の反転を可能にするべく、逆の順序で前記形状記憶合金アクチュエータ手段を選択的に駆動する出力信号を、前記スイッチ手段へ供給する手段を更に有することを特徴とする請求項9に記載の形状記憶合金アクチュエータを有するフィルム。

11. 空間的に分布配置された形状記憶合金アクチュエー

タを有するフィルムであって、

移動経路に沿って三次元的に自由に運動できるように円筒形状に巻回されるように適合された可撓性を有する基板と、

前記基板にVLSI技術によって形成された複数の形状記憶合金アクチュエータと、

各々が、前記形状記憶合金アクチュエータに接続され、選択された形状記憶合金アクチュエータをその活性化閾値まで抵抗加熱して角度変位を起こすべく電流を供給するために、制御信号に応答する複数の駆動手段と、

前記可撓性を有する基板を所望の移動経路に沿って移動させるべく、選択されたアクチュエータ手段に前記制御信号を供給する制御手段とを有することを特徴とする空間的に分布配置された形状記憶合金アクチュエータを有するフィルム。

12. 前記複数の形状記憶合金アクチュエータが、

動作時に三次元の自由な動きを前記基板に与えるべく、前記基板が円筒形を形成するように巻回された時、前記円筒形の表面に間隔を置いて配置されると共に前記基板の遠位の部分に形成された形状記憶合金アクチュエータ素子からなる間隔の設けられたアレイを更に有することを特徴とする請求項11に記載の空間的に分布配置された形状記憶合金アクチュエータを有するフィルム。

13. 前記基板が、

三次元の概ね連続な多節可動体の操作機能を提供し、かつ前記基板の歪みを予め決められた値に制限するための、前記基板の動作軸に概ね直交して延在する複数の波形部分手段を更に有することを特徴とする請求項12に記載の空間的に分布配置された形状記憶合金アクチュエータを有するフィルム。

14. 三次元的に自由にプローブを動作させる方法であって、

変形の軸に沿った動きに適合した複数の形状記憶合金素子を、半導体基板のVLSI内に形成する過程と、

対応する形状記憶合金アクチュエータを活性化閾値まで抵抗加熱する電流を供給するための対応する複数の駆動手段を、前記基板のVLSI内に製造する過程と、

前記基板を円筒形の形状をなすように巻回し、前記形状記憶合金アクチュエータを前記基板の外周面に間隔を置いて配置する過程と、

移動経路に沿って前記基板の所望の動きを発生させるべく選択された形状記憶合金アクチュエータを駆動するように前記駆動手段を選択的にイネーブルする、前記駆動手段と電気的に接続されたマイクロプロセッサを提供する過程とを有することを特徴とする三次元的に自由にブローブを動作させる方法。

15. 複数の形状記憶合金アクチュエータを形成する前記過程が、

前記形状記憶合金アクチュエータの動きを最大にするべく、複数の波形部分を、前記形状記憶素子の変形の前記軸に対して概ね直交するように前記基板にエッチングする過程を更に有することを特徴とする請求項14に記載の三次元的に自由にブローブを動作させる方法。

16. 複数の形状記憶合金アクチュエータを形成する前記過程が、

前記形状記憶合金アクチュエータを可撓性を有するポリイミド基板の上に間隔の設けられたアレイとして形成し、三次元での自由な動きを提供するべく、前記形状記憶合金アクチュエータが前記可撓性を有する基板の外周面に沿って間隔を置いて配置されるように、前記基板を所定の軸を中心として巻回する過程を更に有することを特徴とする請求項14に記載の三次元的に自由にブローブを動作させる方法。

17. 制御された三次元の動きを提供するように形状記憶合金材料を使用する方法であって、

VLSIの形成に適した可撓性を有する基板の遠位の部分にスパッタリングによって複数の形状記憶合金素子を形成するスパッタリング過程であって、前記形状記憶合金素子の各々が、所定の作動軸を中心として前記基板の隣接する部分に動きを与える、前記スパッタリング過程と、

1つまたは複数の選択された前記形状記憶合金素子に電流を供給して活性化閾値まで抵抗加熱するために、前記形

状記憶合金素子のうちの対応する素子に各々が接続された複数のスイッチ手段を

前記VLSIに提供する過程と、

制御信号に応答して前記基板の前記遠位の端部を三次元的に所望どおりに動かすべく、前記スイッチ手段を選択的に作動させるように前記スイッチ手段を接続する制御回路手段を、前記基板の近位の部分の前記VLSI内に形成する過程とを有することを特徴とする形状記憶合金材料を使用する方法。

18. 前記形状記憶合金素子の前記所定の作動軸と概ね直交して前記基板に配置された複数の波形部分を提供する過程と、

前記可撓性を有する基板を円筒形に巻回して、前記波形部分を前記円筒形に巻回された基板の外周面に配置し、かつ前記波形部分を、前記形状記憶合金素子が活性化された時に、三次元での自由な動きを可能とすると共に歪みを予め決められた値に制限するように適合させる過程とを更に有することを特徴とする請求項17に記載の形状記憶合金を使用する方法。

19. 複数の形状記憶合金素子をスパッタリングする前記スパッタリング過程が、

前記基板が柔軟なチューブを形成するように巻回されたとき、前記形状記憶合金素子が前記基板の表面に間隔を置いて配置され、前記基板を三次元で概ね連続して自由に動かすように、前記形状記憶合金素子を間隔を有するアレイ

としてスパッタリングする過程を含むことを特徴とする請求項17に記載の形状記憶合金の使用方法。

20. 前記基板を巻回する前記過程が、

三次元で自由に動作する操縦可能なカテーテルを形成するべく、中空なカテーテルチューブに前記基板を巻回する過程を更に有することを特徴とする請求項18に記載の形状記憶合金の使用方法。

21. 前記基板を巻回する前記過程が、

前記基板の前記遠位の部分に能動的な外科用器具を取り付ける過程と、

所望の外科的処置を施すべく、前記外科用器具を調節可能に動作させるように、前記形状記憶合金素子を選択的に活性化する過程とを更に有することを特徴とする請求項18に記載の形状記憶合金の使用方法。

22. 前記基板を巻回する前記過程が、

前記形状記憶合金素子が動作したときに、柔軟な素子を三次元空間で所望どおりに動かすべく、前記基板を前記柔軟な素子に巻回する過程を更に有することを特徴とする請求項 18 に記載の形状記憶合金の使用方法。

23. 三次元空間で自由な動作を提供するための、空間的に分布配置された形状記憶合金アクチュエータを有するフィルムの製造方法であって、

半導体基板を提供する過程と、

前記半導体基板に複数の波形部分を形成する過程と、

前記半導体基板の上に絶縁層を形成する過程と、

前記絶縁層の上に TiNi などの形状記憶材料をスパッタリングする過程と、

前記形状記憶材料を焼き鈍しする過程と、

前記焼き鈍しされた形状記憶材料をエッチングして複数の形状記憶アクチュエータを形成する過程と、

前記形状記憶アクチュエータ素子をマスクングして、前記形状記憶アクチュエータの各々の周囲に窓を形成する過程と、

前記複数の形状記憶合金アクチュエータの上にポリイミドなどの可撓性を有する絶縁層を形成する過程と、

前記絶縁層の上に、前記複数の形状記憶合金アクチュエータのうちの対応するアクチュエータと接続するための複数の VLSI スイッチ手段と、関連するアドレスデコード回路とを形成する過程と、

前記形状記憶合金アクチュエータと、関連するスイッチ手段と、アドレスデコード回路とが一枚の柔軟なシート上の VLSI 内に形成されるように、前記ポリイミド層を前記基板から除去する過程と、

所望の動きを与えるべく、前記アドレスデコード回路と、前記形状記憶合金アクチュエータを選択的に駆動するスイッチ手段とに機能的に接続されたマイクロプロセッサを提供する過程とを有することを特徴とする空間的に分布配置された形状記憶合金アクチュエータを有するフィルムの製

造方法。

24. 複数の形状記憶合金アクチュエータを形成する前記過程が、

前記形状記憶合金アクチュエータを所望通りに動作させるための制御フィードバックを提供するべく、活性化された形状記憶合金アクチュエータの節の角度を測定するための複数のセンサ手段を前記形状記憶合金素子の近傍にVLSI技術によって形成する過程を更に有することを特徴とする請求項23に記載の空間的に分布配置された形状記憶合金アクチュエータを有するフィルムの製造方法。

25. 三次元空間で自由な動作を提供するための空間的に分布配置された形状記憶合金アクチュエータを有するフィルムであって、

可撓性を有するVLSI基板と、

電流が供給されて活性化閾値まで抵抗加熱されたとき、動作の軸に沿って変位する、前記基板上的VLSI内に形成された複数の形状記憶合金アクチュエータ手段と、

各々が、制御信号を受け取ったとき、対応する形状記憶合金アクチュエータ手段を抵抗加熱するために、前記形状記憶合金アクチュエータ手段のうちの対応するアクチュエータ手段に接続された、前記基板上的VLSI内に形成された複数のスイッチ手段と、

前記制御信号を選択されたスイッチ手段に出力するための前記基板上的VLSI内に形成されたアドレスデコード

回路を備えた制御手段であって、前記制御信号は、前記アクチュエータ手段が前記基板を所望どおりに三次元的に移動させるように選択されたアクチュエータ手段の所望の動作を表している、前記制御手段とを有することを特徴とする空間的に分布配置された形状記憶合金アクチュエータを有するフィルム。

26. 前記制御手段が、前記基板上的VLSI内に形成された複数のセンサ手段を備えた適応的フィードバック手段を有し、

前記センサ手段は、対応するアクチュエータ手段の角度位置を測定するように配置され、かつフィードバックループ内で前記制御手段と接続されていることを特徴とする請求項25に記載の空間的に分布配置された形状記憶合金アクチュエ

ータを有するフィルム。

27. 前記適応的フィードバック手段が、

各々が、選択されたアクチュエータ手段の節の角度を測定するために対応するアクチュエータ手段の近傍に配置され、かつ前記アクチュエータ手段の変位に比例する測定可能な静電容量の変化を生み出す複数の容量性線形歪みゲージ手段を更に有することを特徴とする請求項26に記載の空間的に分布配置された形状記憶合金アクチュエータを有するフィルム。

28. 前記容量性線形歪みゲージ手段が、2枚の互いに重なり合う複合プレート
を有し、前記複合プレートの各々は、

絶縁体からなる基部の上にスパッタリングによって形成された導体層を有し、

前記複合プレートの前記基部は互いに隣接して摺動するように配置されており、対応するアクチュエータ手段の動きによって、前記重なり合う複合プレートが直線的に変位し、前記アクチュエータ手段の前記変位に比例して前記静電容量が変化することを特徴とする請求項27に記載の空間的に分布配置された形状記憶合金アクチュエータを有するフィルム。

29. 改良型の抵抗加熱可能な形状記憶合金アクチュエータであって、

形状記憶合金アクチュエータと、

前記形状記憶合金アクチュエータを電氣的に絶縁するために、前記形状記憶合金アクチュエータに隣接して配置された歪除去層と、

前記歪み除去層の上に配置されて、前記歪除去層を通して熱を伝達して前記形状記憶合金アクチュエータを抵抗加熱することで、前記形状記憶合金アクチュエータに必要な電流を低減する抵抗加熱手段とを有することを特徴とする改良型の抵抗加熱可能な形状記憶合金アクチュエータ。

30. カテーテル、多節アクチュエータ内で、給電線などの電力供給源による寸法の制約を受けた形状記憶合金アクチュエータを加熱する方法であって、

可撓性を有する絶縁層によって前記形状記憶合金アクチ

ュエータを電氣的に絶縁する過程と、

高い抵抗率と、高い耐酸化性とを有する導体層を可撓性を有する絶縁層に隣接して形成する過程と、

前記絶縁層を通して熱を伝えることによって、前記形状記憶合金アクチュエータがその活性化温度まで加熱されるように、前記導体層を抵抗加熱する過程とを有することを特徴とする形状記憶合金アクチュエータを加熱する方法。

31. 形状記憶合金アクチュエータの改善された制御を行うためのセンサであって、

前記形状記憶合金アクチュエータを電氣的に絶縁しかつ前記形状記憶合金アクチュエータへの熱の伝達路を提供する、前記形状記憶合金アクチュエータに隣接して配置された可撓性を有する層と、

前記可撓性を有する層に隣接して配置された、線形な温度特性を有する抵抗を備えた導体層と、

前記導体層に所定の電流を流す手段と、

前記導体層の電圧降下を測定することによって前記導体層の抵抗を検知し、かつ前記検知された抵抗の関数として前記導体層の温度を求める回路手段であって、前記導体層の前記温度は、前記形状記憶合金アクチュエータの駆動の程度、従って位置を表す、前記回路手段とを有することを特徴とする形状記憶合金アクチュエータの改良された制御を行うためのセンサ。

32. 形状記憶合金アクチュエータを加熱し、かつ前記形

状記憶合金アクチュエータの動作状態を決定するための単一の装置を用いる方法であって、

前記形状記憶合金アクチュエータを可撓性を有する絶縁層で電氣的に絶縁する過程と、

線形な温度特性を備えた抵抗を有する導体層を前記絶縁層に隣接して配置する過程と、

前記導体層に加熱電流を流し前記形状記憶合金アクチュエータを活性化する過程と、

前記導体層に予め決められたセンサ電流を供給する過程と、

前記導体層の前記抵抗の線形な温度特性から、前記形状記憶合金アクチュエータの温度を測定し、前記形状記憶合金アクチュエータの活性状態及び位置を求める過程とを有することを特徴とする形状記憶合金アクチュエータを加熱し、かつ前記形状記憶合金アクチュエータの作動状態を決定するための単一の装置を用いる方法。

33. 前記形状記憶合金アクチュエータの前記温度を測定し、前記形状記憶合金アクチュエータの前記活性状態と前記位置とを求める前記過程が、

前記予め決められたセンサ電流の関数として前記導体層の電圧降下を測定する過程と、

前記予め決められたセンサ電流と前記測定された電圧降下とから前記導体層の抵抗値を求める過程と、

前記導体層の前記抵抗の線形な温度特性に基づいて、前

記形状記憶合金アクチュエータの温度を求める過程とを有することを特徴とする請求項32に記載の方法。

34. 短い直線上の変位を測定するためのVLSI技術によって製造された装置であって、

絶縁媒体によって隔てられた少なくとも2つの重なり合う導体プレートであって、前記導体プレートは、各々の前記導体プレートと一致する平面で直線上に動くように配置され、前記導体プレートの重なり合う程度は最大値から最小値まで変化する、前記少なくとも2枚の重なり合う導体プレートと、

前記2枚の導体プレートの相対的な位置を測定する手段であって、前記重なり合う導体プレートの間に形成される静電容量に比例する可変周波数の出力信号を発生する回路手段を有する、前記測定手段と、

前記可変周波数の信号を基準周波数と組み合わせて、発生したうなりをカウントし、前記導体プレートの直線上の変位を表すための回路手段とを有することを特徴とする短い直線上の変位を測定するためのVLSI技術によって製造された装置。

35. 短い直線上の変位を測定するためのVLSI技術によって製造された装置

であって、

絶縁媒体によって互いに隔てられた少なくとも2枚の互いに重なり合う導体プレートであって、前記導体プレートは、前記導体プレートと一致する平面上で直線上に動くよ

うに配置され、前記導体プレートの重なり合う程度は最大値から最小値まで変化する、前記少なくとも2枚の重なりあう導体プレートと、

前記導体プレート間に形成された静電容量が前記導体プレートの直線上の変位に比例することから、前記導体プレート間に電圧を供給して前記導体プレートの相対的な位置を測定する回路手段とを有することを特徴とする短い直線上の変位を測定するためのVLSI技術によって製造された装置。

【発明の詳細な説明】

空間的に分布配置された形状記憶合金アクチュエータを有するフィルム

背景

本発明は形状記憶合金 (SMA) アクチュエータに関するものである。特に、本発明は、薄い可撓性を有する基板上に、複数の SMA アクチュエータ素子に係る制御及び駆動回路と共に、超 LSI (VLSI) 技術を用いて設けた、空間的に分布配置された SMA アクチュエータを有するフィルムに関する。

従来の、形状記憶合金アクチュエータを組み込んだ操縦可能なカテーテルのような操縦可能な部材は、特殊な合金の特性を基礎としており、それは高温に於けるオーステナイト相から、低温での可撓性を有するいわゆるマルテンサイト相への微小構造の変態を起こすというものである。このような合金で最も一般的で重要なものの1つは、チタン及びニッケル (TiNi) の組成が49対51のものである。相変態が発生する温度は活性化温度と呼ばれている。前記の組成の合金に於いては、それはほぼ70℃である。低温領域に於いては、SMAアクチュエータは可撓性を有し、3,000MPaのヤング率を示す。この状態に於いて、形状記憶合金はその形状記憶特性を損なうことなく、いかなる方向にでも最大5%変形され得る。一旦活性化温度を超える温度にまで加熱されると、撓曲自在なマルテン

サイト相から堅く柔軟でない (6900MPa) オーステナイト相または親相 (parent phase) への相変態が起こる。即ち、形状記憶合金材料が過剰に変形されたり、または過度に一定の形を強制されない限り、それは組織を再編成し、以前の「記憶された」形状に戻ろうとする。冷却された場合、形状記憶合金は再び柔軟になり機械的に変形して、次の変形サイクルに入る。記憶された状態の合金を活性化することによって機械的な変形が生じ、合金が適切な形状をしている場合には、それを動力として利用することができる。形状を再現するときの変形は小さい (5%) ものであるが、再生時に生ずる力は、直線的な収縮に於いては35トン/平方インチ程度の水準である。従って、再生時に於けるエネルギーはかなり大きなものである。

いかなる形状のも、適当な焼き鈍し温度に加熱する一方で物理的な強制力を加えることによって、SMAアクチュエータ素子にプログラムすることができる。TiNi合金はシート状、チューブ状、若しくはワイヤ状のものが市販されており、変態温度については広い範囲の中で定めることができる。

SMA素子のプログラムされた相変態は温度によって起こる。しかし、変形速度は冷却及び加熱の速度によって決まる。従って、温度変化の速度はSMAアクチュエータが最も早く動作できるように決められる。このような機構

の設計に於いては、1つのトレードオフの関係が存在する。SMAアクチュエータを高速で動作させるためには、加熱及び冷却をより高速で実施しなければならないが、この場合多くの電力を消費し、無駄に消費された電力による熱が大量に発生することになる。

従来のカテーテルのような操縦可能な部材に於いては、形状記憶合金アクチュエータが使用されている。形状記憶合金を制御素子として利用した、目標の位置に向けて操縦可能なカテーテルについての米国特許第4,543,090号に、そのような合金の応用例の1つが記載されている。従来の操縦可能なデバイスでSMA素子を利用したものには、その動きの機敏さ及び巧みさに於いて重大な限界がある。即ち、その動きは1平面上に限られており、SMA素子も次の変形サイクルに入るためには機械的に変形されなければならない。

従って、従来の応用例に於いては、各形状記憶素子は少なくとも1つの他の形状記憶素子と結合されていなければならなかった。素子の1つが加熱された場合、それが元の形状に復元するためには他の記憶素子を用いなければならないのである。これによって制御された動きが可能となっていたのであるが、それは1平面上の動きに過ぎない。動きの自由度は1つの継ぎ手についてせいぜい2自由度が限界である。

SMAアクチュエータを制御素子として組み込んだカテ

ーテルのような、従来の操縦可能なデバイスには多くの不利な点がある。SMAアクチュエータ素子が親相に変態した後、マルテンサイト形状に復元するのに逆

向きの力が必要なため、その継ぎ手は大き過ぎて邪魔なものにならざるを得ない。このような操縦可能なデバイスを回転運動させるためには、複雑なリンク機構が必要となる。例えば、SMAアクチュエータ素子が活性化されてプログラムされた形状となった後にマルテンサイト形状に復元するのに必要なリンク機構が存在するために、デバイスが動くことができる範囲は非常に制限されたものとなる。

従来の形状記憶合金を用いた操縦可能なデバイスは更に別の欠点を有し、それはデバイスが比較的大型で小型化できる下限があり、それより小型化しようとするとは経済的に実現不可能となってしまうということである。サイズが比較的大型となるのは制御アーム、リンク機構、または形状記憶アクチュエータをその初期状態に戻すために必要な他の要素を備える必要があるためである。これによって従来の操縦可能なデバイスの幾何学的構造は、非常に限定されたものとなる。

形状記憶合金と一体となった従来の操縦可能なデバイスは、動きの機敏さ及び巧みさに欠け、非常に小さく複雑な幾何学的構造の空間に於いて動かすのに必要な精度の高い制御が行えない。これは、このアクチュエータを活性化してプログラムされた状態にした後、初期状態に機械的に復

元するために、反対側に設けられた素子または制御アームが必要なためである。

SMAアクチュエータを用いた従来の操縦可能なデバイスは、迅速で機敏な動作が重要である医学的応用分野に於いては動きが遅すぎることが多い。また、従来のSMA素子を用いた操縦可能なデバイスの大型のものを、マルテンサイト状態からプログラムされたまたは「記憶された」オーステナイト相へと迅速に変態させるのに必要な活性化温度を生成するためには大きな電流が必要となる。従来のSMAアクチュエータは大量の電力を消費し、従って大量の熱を放散することになる。このために、活性化閾値温度まで冷却する時間が長くなり、即ちオーステナイト状態からマルテンサイト状態へ変態するのに時間がかかることになり、結果的にデバイスの動作が遅くなる。

さまざまな制約が無く、精度が高く、かつ三次元の機敏で巧みな動作が可能な、操縦可能なデバイスが必要とされている。制御アーム、リンク機構、または形

形状記憶合金素子を非活性化の後、初期状態に復元させる、つまり親相からマルテンサイト状態に変態させるのに必要な外部手段を不要にすることは利点をもたらす。というのは、このような制御リンク機構の存在によって、デバイスが大型化し、必要なエネルギーが増加し、熱の放散速度が遅くなってデバイスの動作速度が遅くなるからである。

三次元の自由な動きが可能な多節可動体を備えた操縦可

能なデバイスであって、動作速度と制御性を高め、サイズも小さく従来の操縦可能なデバイスではアクセスできなかった非常に小さく幾何学的に制約のある領域に用いることができるものが、更に必要とされている。

要約

従来の形状記憶合金アクチュエータを用いた操縦可能なデバイスの上記の欠点を克服するべく、本発明の実施例の1つに於いては、SMA合金に、従来のVLSI技術を用いて蒸着、パターン形成及び焼き鈍しを施すことができるという事実を利用する。VLSI用の、さまざまな分野の完成度の高いツール及び技術を用いることによって、カテーテルのような小型の操縦可能なデバイスの組立工程のコストを大いに低減することができる。6フレンチ(French)カテーテルのような本発明に基づく操縦可能なデバイスを製造するためには、従来の化学的気相成長(CVD)技術、VLSI技術を用いた蒸着をなし、窒化シリコンまたはポリイミドの薄い柔軟なフィルム上にパターンを形成することによって、SMAの薄いフィルムアクチュエータを形成する。標準的なフォトリソグラフィープロセスを用いて電氣的接続を形成することができる。SMAアクチュエータの「外皮」またはフィルムをシリコンのプロセッシングベースから切り離した後、それはいかなる可撓性を有する物体の表面にでも巻き付けられて、フォースグローブ(force glove)のようにその物体にトルク、

若しくは三次元的な駆動力を与えることになる。実施例の1つに於いて、SMAアクチュエータを有するフィルムは、柔軟なカテーテルチューブ等のような可撓性を有する部材の回りに円筒形に巻き付けられる。SMAアクチュエータ素子は

それによって可撓性を有する部材の回りに周方向に空間的に分布配置された形で設けられることになる。次に、SMAアクチュエータ素子は制御されて選択され、前記可撓性を有する部材を、三次元空間に於いて方向の制約なく動かす。

本発明の実施例の1つに基づく、薄いフィルム状のSMAアクチュエータ素子に於いては、VLSI製造技術を利用することによって、従来のSMAデバイスと比較してより高速の熱の放散が可能となった。これによってより高速で動くデバイスが実現した。本発明のSMAアクチュエータを有するフィルムを巻かれた操縦可能なカテーテルは、100Hzで動かすことができる。6フレンチの寸法を有するカテーテルで本発明のSMAアクチュエータを有するフィルムによって覆われたものは、1/2秒間隔で動かすことができる。

本発明の実施例の1つによれば、複数のオンオフスイッチ手段が、SMAアクチュエータを有するフィルムを形成しているのと同じ可撓性を有する基板上に、VLSI技術を用いて一体となった形で設けられる。スイッチ手段は、選択されたSMAアクチュエータに相活性化閾値電流を与

えて、マルテンサイト相からオーステナイト相への相変態を起こさせ、それによって所望の動きを与えるために設けられる。好適な実施例に於いては、スイッチ手段は複数のCMOSパワートランジスタからなる。トランジスタとそれに関連するアドレスデコード回路は、動作時に相活性化電流を与えるべく選択された対応するSMAアクチュエータと結合される。VLSI構造によってSMAアクチュエータに電流を流す複数のワイヤが不要となる。即ち、アドレスデコード及び回路と、外部のマイクロプロセッサとの接続をなすために3本のリード、接地リード、電源リード、及びデータ信号リードが必要となるのみである。別の実施態様として、1本の電源リードに制御データで変調した電流を流しても良い。

SMAアクチュエータを有するフィルムの予め定められた移動経路をプログラムするために、マイクロプロセッサ式制御手段が用いられる。このマイクロプロセッサは本発明のデバイスとは別個のパッケージ内の集積回路であって、SMAアクチュエータを有するフィルムの制御回路と従来のリード、または光ファイバによって結合されている。

本発明の更に別の実施例によれば、マイクロプロセッサが位置マッピング手段を有する。SMAアクチュエータを有するフィルムの遠位端部または可動端に於いて圧力センサ手段が設けられる。圧力センサ手段によって、正確な位置の間隔毎に出力信号がマイクロプロセッサに送られる。

この出力信号は、移動経路を確定する、例えば動脈壁のような境界に、SMAアクチュエータを有するフィルムの遠位端部または外皮が当たった場合受ける圧力を表すものである。マイクロプロセッサは、周知のフィードバック技術に基づき、センサ手段からの出力信号を用いて、SMAアクチュエータの角度位置の軌跡を決定し、これによってSMAアクチュエータを有するフィルムは複雑な幾何学的形状の空間に侵入する場合の理想的な移動経路を確定する。位置マッピング手段は、操縦可能なデバイスが幾何学的に複雑な形状の空間に侵入する場合に、その移動経路に沿って正確な位置間隔を毎のSMAアクチュエータの角度位置を記録する。動きが制約を受けた場合、位置マッピング手段からの出力信号が制御回路へ送られ、SMAアクチュエータを活性化して、移動経路に沿ってアクチュエータを逆方向に動かす。SMAアクチュエータを有するフィルムの形状は、移動経路に沿って逆方向に動く場合、移動経路上の一定の間隔で定められた各点に於いて、自動的に元の形状が再現される。これによって本発明のSMAアクチュエータを有するフィルムが、従来のSMAアクチュエータ素子を用いた操縦可能なデバイスがアクセスできなかった複雑な幾何学的形状を持つ空間に於いて、逆方向の運動を迅速かつ巧みに行うことができるのである。

本発明の実施態様の1つによれば、SMAアクチュエータを有するフィルムの遠位端部または可動端の位置は、当

業者には容易に理解できる従来の技術を用いて、SMAアクチュエータ素子の抵抗値を測定することによって推定することができる。各素子の抵抗値はその温度に比例し、従ってその活性化状態、ひいては角度位置に比例することになる。従って、移動経路を画定する点の軌跡の上の所与の点に対するSMAアクチュエータを有するフィルムの全体の形状は、マイクロプロセッサによって決定すること

ができる。

本発明の更に別の実施例によれば、前記の各点に対するSMAアクチュエータ素子の角度位置が一旦位置マッピング手段に格納されれば、SMAアクチュエータを有するフィルムは、理想的な移動経路を画定する点の軌跡に関して、自立的に動作可能である。

本発明の更に別の実施例によれば、VLSI構造を持つためにSMAアクチュエータを有するフィルムの製造コストが下げられるので、使用済みのSMAアクチュエータを有するフィルムを取り外し可能、かつ処分可能なものとしてすることができる。例えば、カテーテルに巻き付けられ、動脈に入れられるSMAアクチュエータを有するフィルムは、柔軟なリード線及び単純なプラグ/ソケットコネクタを通して外部の制御回路へ接続される。これによって、SMAアクチュエータを有するフィルムは、制御回路から取り外し可能で、使用後に容易に交換することができるものとなるのである。

空間的に分布配置されたSMAアクチュエータ、それに関するアドレスデコード回路、電源トランジスタを、薄いフィルム状のVLSI技術を用いて構成することによって、本発明に基づく操縦可能なデバイスが6フレンチ、即ち1900ミクロンよりも小さいサイズにまで小型化できる。これによって、従来のSMA記憶素子を用いた操縦可能なデバイスと比較して多くの利点をもたらされるが、それはサイズの小型化、運動性の上昇、低い電力消費、より高速の熱放散、及びこれらの結果としてのより高速の動作を含む。

本発明によりサイズを小型化することにより、従来のデバイスではアクセスできない複雑な幾何学的構造の三次元空間に於ける、デバイスの機敏かつ巧みな運動が可能となる。

図面の簡単な説明

本発明の以上の利点、及び他の利点は、以下の図面と共に発明の詳細な説明を参照することによってより明らかなものとなるであろう。

第1A図は、本発明に基づく第1の実施例の上側平面図である。

第1B図は、第1A図の実施例の斜視図である。

第1 C 図は、第1 A 図の実施例の拡大斜視図である。

第2 A 図は、第1 A 図の実施例の横側断面図である。

第2 B 図は、第1 A 図に示した実施例とは異なる他の実

施例の断面図である。

第3 A 図は、第1 A 図の実施例の、一部を取り除いて示した透視図であって、第1 図の空間的に分布配置されたSMAアクチュエータを有するフィルムが可撓性を有する構造体に巻き付けられて、装着されているところを示されている。

第3 B 図は、第3 A 図の実施例の横側断面図である。

第4 図は、第3 A 図及び第3 B 図に示した実施例の斜視断面図であって、SMA素子の相活性化による動きを示している。

第5 図は、第1 図に示した実施例の等価回路の模式図である。

第6 図は、本発明に基づく実施例の斜視図であって、三次元の多節可動体の例を示したものである。

第7 図は、第6 図の実施例のフィードバック制御に用いられる典型的な圧力センサ手段の模式図である。

第8 図は、SMAアクチュエータを有するフィルムの精度の高い制御をなすべく設けられた、SMAアクチュエータ素子の角度位置の変位を測定するデバイスの斜視図である。

発明の説明

概要

第1 A 図、第1 B 図、及び第1 C 図に示すように、空間的に分布配置されたSMAアクチュエータを有するフィル

ム100は、その遠位部分に配置された複数のSMA薄膜アクチュエータ105を有する。SMAアクチュエータ105は、従来のVLSI技術を用いて、ポリイミドまたはケブラーベースの材料の層の上に蒸着、パターニング、及び焼き鈍しを施すことによって設けられる。

また、標準的なVLSIフォトリソグラフィープロセスを用いて、アドレスデ

コード回路118及びそれに関連するCMOSトランジスタのようなスイッチ手段114との電氣的接続がなされている。

ポリイミドまたはケブラーベースの材料の層108は、EDHエッチング等のような標準的な技術を用いて、シリコンのプロセッシングベースから生成される。これから、一体化され独立した可撓性を有するSMAアクチュエータを有するフィルム100が形成されるが、これは、SMAアクチュエータ105、及び選択されたSMAアクチュエータ105に相活性化電流を与えるために設けられるスイッチ手段114及びアドレスデコード回路118が、小型の可撓性を有するSMAフィルム100上に、VLSIと一体化された形で設けられたものである。

SMAアクチュエータを有するフィルム100は、フォースグローブ等のように、物の表面に巻き付けてトルクを与えるために用いられる。好適な実施例に於いては、SMAアクチュエータを有するフィルム100は、第3A図及び第3B図のように、カテーテルチューブ300等のよう

な可撓性を有する部材に巻き付けられて用いられる。従って、複数のアクチュエータ105が、可撓性を有する部材150を覆うSMAアクチュエータ100の表面上に均等に分散して設けられた形となる。制御回路を用いてSMAアクチュエータ105を選択的に活性化することによって、可撓性を有する部材に、三次元空間に於けるすべての方向への連続的な動きを与えることができる。

第3B図に示した例に於いては、3枚のフィルム状のSMAアクチュエータ105が、互いに120度の間隔で可撓性を有するカテーテルチューブ300の周りに設けられている。第1図を参照すると、SMAアクチュエータ105は公知の技術に基づき、アドレスデコード回路118によって選択的にアドレッシングされ、トランジスタスイッチ手段114によって相活性化閾値に到るまで抵抗加熱される。選択的に、1つまたはそれ以上のSMAアクチュエータ105に対して、それが活性化して形状記憶相変態を起こすのに十分な電流を与えることによって、チューブ300の一方の側に差動収縮をおこさしめ、局所的な曲げを生じさせることになる。

電流源を外して、SMAアクチュエータ105から熱を逃がすことによって、

SMAアクチュエータ105は非活性化される。SMAアクチュエータの冷却速度はその厚みによって決まる。遠位部分に配置されたSMAアクチュエータ105によって、多節式マニピュレータまたは多セグ

メントブロープが形成されるが、これは一平面内の動きに限定されず、いかなる方向へも自由に曲げることができる。

SMAアクチュエータ105が全体に可撓性を有するVLSIフィルムのアレイにオーバーラップすることによって、連続的な複数の可動SMA節を生成し、このSMA節は、可撓性を有する部材の周方向に沿って空間的に分布配置された形となっている。これによって、本発明のSMAアクチュエータ100によって覆われた可撓性を有する部材の、その長手方向に沿った実質的に連続的な三次元の動きを可能としているのである。従って、SMAアクチュエータを有するフィルム100は、カテーテルチューブ等の周りに巻き付けられている場合、そのチューブに三次元空間に於ける非常に機敏な運動を与えることができる。これは、一平面内の動きに限定された、形状記憶合金アクチュエータを用いた従来の操縦可能なデバイスでは不可能なことである。

SMAアクチュエータの製造工程

第1C図及び第2A図を参照すると、本発明の実施態様の1つに基づき、空間的に分布配置されたSMAアクチュエータを有するフィルムを形成する全行程が示されており、それは以下の通りである。

はじめに、制御及びアドレス回路、SMAアクチュエータ素子が一体化された形で設けられるVLSIの構成の基礎となる基板200が与えられる。概ね155ミクロンの

厚みを有する、[100]Siの標準的なシリコンウエハが、ベース基板の材料としては適当である。

次に、非等方性エッチングを用いて、シリコンウエハ上に連続した複数の溝が形成される。この溝は基板200に於ける波形部分の基礎となり、波形部分130の上にポリイミド層108が設けられ、ポリイミド層がVLSI形状記憶合金

アクチュエータを有するフィルム100を形成するのに用いられる。

波形部分130は、実質的に各SMAアクチュエータ素子105の下部に設けられた形となる。波形部分は、SMAアクチュエータ素子の変形する向き、若しくは作動方向の軸に対して、実質的に横向き垂直の軸方向に設けられる。また、波形部分130は、アクチュエータ105が作動時に変形することによって、SMAアクチュエータを有するフィルム100の隣接する部分全体を動かすことを可能にする手段を与えるものである。即ち、波形部分130によって、電流によるSMAアクチュエータを有するフィルムの動きの制御を容易にしているのである。波形部分130の大きさ及び形状は、アクチュエータ素子105の収縮または膨張によりSMAアクチュエータを有するフィルム100に於いて生起される動きを、最大化するように定められる。

波形部分130は、アクチュエータ素子の及びSMAアクチュエータを有するフィルム100の変形を制限する手

段も与えており、これによってSMAアクチュエータを有するフィルム100が破壊されるのを防止することができる。好適な実施例に於いては、波形部分130は、変形を概ね8%以下に制限している。

波形部分130を形成した後、公知のVLSI技術を用いてSiNiの薄い絶縁層109がウエハ200上に設けられる。SiNi層109は酸素防壁として機能しており、この後の工程に於いてスパッタリングをなされるTiNi層が、酸素で損なわれるのを防止している。SiNi層109は2000Åのオーダーの厚みを有する。

次に、例えば50:50または49:51のTiNiの組成を有する形状記憶合金材料は、公知のCVD/VLSI技術に基づいてSiNi層109の上にスパッタリングされる。次に、TiNiは焼き鈍しを施され、プログラムされた親相にされる。いかなる焼き鈍し工程を用いるかは、使用されるTiNiの組成によって決まる。TiNi層は、510℃～540℃で1時間焼き鈍しされるのが一般的である。

前述のように、TiNi層105は焼き鈍しを施されることによって、親相へ

の変態から有用なトルクが引き出されるようにするべく最適化され得る。次に TiNi 層は、公知の VLSI 技術に基づいてパターン化されエッチングを施されて、分離した形で設けられた複数の TiNi 形状記憶合金アクチュエータ 105 を形成する。次に、TiN

i アクチュエータ 105 にマスクがなされる。

ポリイミドまたは他のケブラーベースの材料の層 108 は、その窓部が各 TiNi アクチュエータの周囲に設けられる形で TiNi アクチュエータ上に設けられる。ポリイミド層 178 は、第 1 B 図に示すようにスイッチ手段 114、アドレスデコード回路 118、及び導電経路 112 を含む VLSI 的構成の基礎部分となる。ポリイミド層 108 は 1.5 ミクロン程度の薄さでよい。

ポリイミドは高精度、高強度の機械的材料であることがわかっており、特に、SMA アクチュエータ及び駆動制御回路を、非常に薄いシート上で、VLSI と一体となった形で設けるために、シートが柔軟性と共に高い強度を示す必要がある場合には適している。

ポリイミドは、VLSI SMA アクチュエータの基本部分の材料として好ましいものであるが、材料は必ずしもポリイミドに限られるものでなく、VLSI プロセッシング技術を適用できる、適当な可撓性を有するシート状材料であるならば、本発明の範囲を逸脱することなく利用することができる。

VLSI 製造に適する、CMOS トランジスタのような複数のスイッチ手段 114 が、ポリイミド層 104 上に設けられる。各スイッチ手段 114 は、導電経路 112 によって対応する SMA アクチュエータ 105 と接続されており、そのアクチュエータに大きな電流を与えることによっ

て、SMA アクチュエータが急速に抵抗加熱されて活性化閾値温度に達することになる。また、各スイッチ手段 114 はアドレスデコード回路 118 にも結合されており、アドレスデコード回路は、同様にポリイミドフィルム 108 上に、従来の VLSI 技術を用いて設けられるものである。好適な実施例に於いては、アドレスデコード回路 118 が一連の、ラッチレジスタ、論理ゲート、または VLSI

S I上に容易に設けることができる他の要素を有する。

各TiNiアクチュエータと、関係するスイッチ手段及びアドレスデコード回路の間の導電経路112は、同様に従来のVLSI技術を用いてこの段階で形成される。

第2A図に示したように、導電リード112は、SMAアクチュエータ105の一端と、導電体末端ブロック201を通して電氣的接続がなされる。接地プレーン（図示せず）はポリイミド層108に設けられ、従来の技術に従って、SMAアクチュエータ105にもう一方の電流経路を与えるものである。後に述べるように、容量性線形歪みゲージ、ホール効果センサ、温度センサ等のVLSIセンサ手段は、同様にポリイミド層108上にVLSIと一体となった形で設けられ、対応するSMAアクチュエータまたはSMAアクチュエータを有するフィルム100のセグメントと結びつけられる。

ポリイミド層108は、次にEDPエッチングのような従来のエッチング処理方法を用いて、シリコンウェハプロ

セシングベース200から切り離される。この段階に於いて、ポリイミドシートには、完全に一体となったVLSI形状記憶合金アクチュエータを有するフィルム100が設けられることになるのが認められよう。即ち、SMAアクチュエータ105、アドレスデコード118、位置センサ及び環境パラメータ測定センサと共に、スイッチ手段114を含む制御回路は可撓性を有するポリイミドシート100に組み込まれたVLSI回路として、全て一体となった形で形成される。

完全に一体となった形のVLSI SMAアクチュエータを有するフィルム100は、電源リード142を通して、取り外し自在な形で電源と接続される。SMAアクチュエータ素子は、接地リード140を通して接地される。

マイクロプロセッサ（図示せず）はポリイミドシートの隣接部分に於いて、アドレスデコード回路118と共にVLSIに組み込まれる。別の実施例に於いては、マイクロプロセッサがパッケージングされた別個の集積回路として与えられ、作動時にデータリード142によって、ポリイミドシート100上のアドレスデコード及び制御回路と接続される。

前記のプロセスによって、全てが完備され一体となったVLSI SMAアクチュエータを有するフィルム100を得ることができ、このアクチュエータを有するフィルムは、オープンループモードでもクローズドループモードで

も作動することができ、前述したように三次元的に自在な動きを与えることができるものである。

本発明の実施態様の1つによれば、第1A図、第1B図、及び第1C図に示すように、全て完備した、VLSI SMAアクチュエータを有するフィルム100は、モジュールをなす形となる。データ信号リード144、電源リード142、及び接地リード140によって、カスケード接続された複数のモジュールとしてのVLSI SMAアクチュエータを有するフィルム100が互いに接続をなされる。つまり、VLSI SMAモジュールは直列に結合されるのである。第1のVLSI SMAアクチュエータを有するフィルムモジュールのデータ信号リード144、電源リード142、及び接地リード140は、最終的に、各カスケード接続されたVLSI SMAアクチュエータモジュールのアドレスデコード回路118に向かう形で設けられる。従って、複数のVLSI形状記憶アクチュエータモジュールは一定の用途のためにカスケード接続されるのである。

形状記憶アクチュエータ

好適な実施例に於いては、SMA材料はチタン及びニッケルの組成が49対51 (TiNi) のものである。SMA材料はRAYCHEM Corporation (300 Constitution Drive, Menlo Park, California 94025) 製のもの

のが利用できる。SMAアクチュエータ105は非常に熱の影響を受けやすい素子であって、第1図に示すようにリード112を通して小さな電流を与えると抵抗加熱されて相活性化閾値温度に至ることになる。

SMAアクチュエータは、公知のVLSA技術に基づいて形成される。典型的には、TiNiのような適切な形状記憶材料のマトリクスに、低圧チャンバ内でのイオンボンバード (bombardment) によって蒸着をなす。蒸着をな

された形状記憶合金の原子は基板に向かって移動し、そこで原子は薄膜状に圧縮される。また、この場合の基板はチツ化シリコンベース層109である。第1図を参照すると、形状記憶アクチュエータを有するフィルムにパターンをなす形で、SMAアクチュエータ素子105のアレイが設けられているが、これは従来のVLSIフォトリソグラフィー及びエッチングによって、スパッタリングされたSMA材料を不必要な領域から除去することによって形成されるものである。即ち、複数のSMAアクチュエータ素子105は、第1図及び第2図に示すように窒化シリコン層109の上部に残される。

SMAアクチュエータを有するフィルムは、周知の技術によって高温下で焼き鈍しされる。焼き鈍し工程に於いて、SMAアクチュエータ素子に予め定められた形状をプログラムするが、この工程では素子の微小構造がマルテンサイト層から親相またはオーステナイト相へ変態する。合金の

部片に物理的束縛を与える一方、適当な焼き鈍し温度で加熱することにより、いかなる形状のプログラムも可能である。49:51のTiNi合金については、焼き鈍し温度は概ね510℃で1時間処理する。この処理は時効処理として知られている。

好適な実施例に於いて、49:51のTiNi合金は1方向に変形する形状記憶アクチュエータとして用いられていた。時効処理に於いて、スパッタリングされたSMAフィルムは、高温時の形状となることが予定された形状に強制される。また、低温時の形状またはマルテンサイト相から高温時の形状またはオーステナイト相への変形の大きさが最大化されるような形状にプログラムするのが望ましい。時効処理に於いて、TiNi合金に析出反応が生じる。しかし、SMAアクチュエータ素子が解放されたとき及び冷却されたとき、(オーステナイト相またはプログラムされた相の)強制された相からの変形を起こす逆応力が、この析出した粒子により効果的に発生させられると考えられている。冷却時に於いて、TiNi合金はその強制された、またはプログラムされた形状から自発的に変形する。

マルテンサイト相からオーステナイト相への相変態のための活性化温度は合金

によって異なることが知られているが、この温度は、合金の組成を変えることによって変化させることができる。本発明の別の実施例によれば、これによって、合金のプログラムされた形状への自発的な変形に

必要な閾値電流を最小化するように相活性化温度を決定することができる。

マルテンサイト相から親相、またはオーステナイト相への相変態を引き起こすのは温度の変化のみである。しかし、変形の速度は冷却及び加熱の速度によって決まる。従って、温度変化の速度はSMAアクチュエータが最も早く動作できるように決められる。このような機構の設計に於いては、1つのトレードオフの関係が存在する。SMAアクチュエータを高速で動作させるためには、加熱及び冷却をより高速で実施しなければならないが、この場合多くの電力を消費とし、無駄に消費された電力による熱が大量に発生することになる。

SMAアクチュエータ素子105は、電気回路を用いて選択的に抵抗加熱されるようになっているので、SMAアクチュエータを有するフィルム100の隣接した部分に制御された動きを与えることができる。49:51のチタンニッケル(TiNi)形状記憶合金は、材料としては好ましいのであるが、それはこの合金が、比較的狭い温度範囲に於いて大きなせん断弾性係数の変化を示すからである。この活性化温度に於ける係数の変化によって、マルテンサイト相とオーステナイト相の間の両方向の相変態が可能となる。

本発明の実施態様の1つでは、従来のSMAデバイスと比べて著しく電力消費が少ない。この場合の合金の組成は、

49:51のTiNiが最適であって、マルテンサイト相からオーステナイト相への相変態に於いて最大の変形を起こさせるために、アクチュエータ素子105に与えなければならない閾値電流が、最も少なくて済むものである。

SMAアクチュエータ素子の形状に関しては、TiNiまたは他の適当な形状記憶合金がスパッタリングされ、高温でのオーステナイト相への相変態時に於いて収縮によって引っ張り力を与えるような原子の格子構造を与えられる。スパッタリングを施し、TiNi材料に適切な格子構造を与え、圧縮された形状にする

ことによって、この形状は画定される。即ち、SMAアクチュエータ素子は焼き鈍しの過程に於いて小さくまとまった形状にプログラムされることになるのである。これがいわゆる親相であり、高温下で「記憶された」形状を呈することになるのである。これはオーステナイト相とも呼ばれるものである。従って、活性化の温度より低い温度に於いては、TiNi素子は外向きに撓んだり伸びたりすることができる。電流を与えると、SMAアクチュエータ素子を相活性化温度まで抵抗加熱することになるが、このときSMAアクチュエータ素子は、自発的にプログラムされた形状に変形し、隣接するアクチュエータを有するフィルム全体に同様の変形を強制する。

このことは、SMAアクチュエータ材料を、一定の形状にスパッタリングすると同様であるが、「記憶された」、またはプログラムされた相に圧縮する圧縮ばねになぞらえ

ることもできよう。SMAアクチュエータ素子が相活性化温度まで抵抗加熱されたとき、このような形状は自発的に収縮して引っ張り力を与える。従って、このような形状は活性化したとき引っ張り力を与えるものとなるのである。本発明のSMAアクチュエータを有するフィルムが収縮モードで作動するか、伸張モードで作動するかは、焼き鈍しの後で素子に与えられた機械的束縛によって決まる。

SMAアクチュエータ素子のさまざまな形状は、VLSI技術によってパターンを与えられ、マルテンサイト相からオーステナイト相への相変態時に於いて発生する押し出しまたは引っ張り力を最適化すべく定められる。好適な実施例に於いては、SMAアクチュエータは活性化閾値まで抵抗加熱されたときに収縮する。

簡単に述べれば、SMAアクチュエータ材料は従来のVLSI技術を用いて蒸着、パターンの形成、及び焼き鈍しを施されるのである。関係するスイッチ手段114及びアドレスデコード回路118もVLSIに於けるポリイミド相の上に設けられる。ポリイミド相108は、よく知られた従来のエッチング技術によってシリコンプロセッシングベースから切り離される。これによって、可撓性を有するSMAアクチュエータを有するフィルム100のモジュラーが形成され、SM

Aアクチュエータ105、スイッチ手段114、アドレスデコード回路118の
ような関係する制御回路はすべて同じ可撓性を有する基板上に、VSLI状

に一体となった形で設けられることになる。

可撓性を有するSMAアクチュエータを有するフィルム100は、どのような
形状のものの表面にでも巻き付けて、動きやトルクを与えられるものである。S
MAアクチュエータを有するフィルムが、ものの長手方向の軸の中心部に巻き付
けられた場合、SMAアクチュエータを有するフィルム100上に、周方向に分
布配置されたSMAアクチュエータ素子105は、三次元が多節可動体を形成す
る。従って、本発明の実施例の1つである多節プローブは、制限なく自由に三次
元の機敏な動きをする能力を有することになるのである。

本発明の実施例の1つは、従来のSMAを用いた操縦可能なデバイスの重要な
問題点を克服している。この問題は、電流伝達用導電体の大きさ及び数には、重
要な限界があることに関する。大型のTiNiアクチュエータは大きな電流を必
要とするので、これに対応して導電体の断面積も増加することになる。寸法を大
きくすることが制限されるようなデバイスには、このような対応はできない。前
記のように、現在に至るまでこの重要な問題点は克服されなかった。例えば、従
来のTiNiアクチュエータを用いたカテーテルでは、この寸法の制限のために
、1つの可動ジョイントしか備えることができないものがある。

また、従来のSMAアクチュエータを備えた操縦可能なカテーテルを用いて精
密な作業を行うためには、TiNi

アクチュエータにほぼ3アンペアの電流を与えることが必要である。電流供給ワ
イヤによって、空間的な大きさについての限界がもたらされるというのは、T
iNiアクチュエータを直接加熱する場合、より大きなデバイスが、大きな電流
を必要とするからである。電流供給ワイヤは、使用に適さないような大きさにな
らなければならない、これではデバイスが動作不能となる。

従来のSMA式操縦可能なデバイスに於けるもう1つの問題点は、TiNi合
金が温度と抵抗値の関係に於いて急なヒステリシス曲線を示すためにTiNi合

金が正確に制御するのが難しいということである。

従来のSMA/TiNiアクチュエータを備えたデバイスの、前記問題点を克服するために、本発明の実施例の1つに於いては、第2B図に示すように、薄い歪み除去層202を備えるようにしており、この歪み除去層202はポリイミドのような不導体の可撓性を有する材料からなり、各TiNiアクチュエータ105の上に設けられている。歪み除去層202は、20,000Åのオーダーの厚みを有する。歪み除去層202は、SMAアクチュエータの全体の寸法によって、その厚みを厚くしたり薄くしたりすることもできる。次に、非常に薄い導電体層204が、歪み除去層または不導体層202と接する形で設けられる。薄い導電体層204は、TiNiアクチュエータに105に対して、大きな抵抗加熱をなす熱源を与えるための抵抗加

熱手段を有する。導電体層204は抵抗加熱層とも呼ばれ、好ましくはニッケルとクロム(NiCr)が概ね50:50の薄い層からなる。

NiCr抵抗加熱層204は、大きくてかさばるTiNi製のものよりも大きな抵抗値を有し、TiNi素子105に、それが相活性化閾値温度に至るまで、不導体層202を通して熱を伝達することによって抵抗加熱する。また、TiNi素子105は、抵抗加熱層204への電氣的接続はなされていないことになる。

本発明に於いて、抵抗加熱層204を用いることによって、従来のSMAアクチュエータと比較して、同じ動力を与えるためにかなり小さな電流で済む、即ち少なくとも2桁のオーダーで電流を減らすことができるために、多くの利点が見られることがわかっている。供給電流の問題が重要となる寸法の大きなデバイスに於いては、これは特に有利となる。例えば、抵抗加熱層204を備えていない大きな寸法のSMAの操縦可能なデバイスに於いては、利用できる駆動力を得るために必要な電流が大きくなるため、デバイスの寸法もほとんど実用的ではない大きさになってしまう。

NiCrのような金属からなる抵抗加熱層204は、TiNiのような抵抗に対する温度のヒステリシス曲線をその特性として持たず、従って、制御の精度を

上げることが可能であることがわかっている。NiCrからなる抵抗加

熱層204は、TiNiと異なり、抵抗と温度の関係が線形の特徴を有し、従って制御するのがかなり容易となる。

本発明の以上のような実施例によれば、抵抗加熱層204の抵抗対温度の関係が線形であるという特性によって、SMAアクチュエータの温度、動きの大きさ、及びSMAアクチュエータ105の位置についても線形の関係が得られることになるのである。

抵抗加熱層204を通る電流は予め定められた大きさのものである。デバイスの、VLSI技術に基づいて設けられた回路手段は、抵抗加熱層204に於ける電圧降下を測定するためのものである。これによって、抵抗加熱層204の抵抗値が決められることになる。

抵抗加熱層204は、温度対抵抗値特性が線形であるという特徴を有しているため、抵抗加熱層204の温度は、既知の抵抗値から容易に求めることができる。抵抗加熱層204の温度は、関連するSMA/TiNi素子の温度と概ね等しい。従って、その温度は、関連するSMAアクチュエータ105の活性状態または駆動の程度を表し、従って、関連するSMAアクチュエータの位置を表す。このことから、SMAアクチュエータを、公知の従来技術によって精密に制御することができる。

第3A図と第3B図を参照されたい。本発明の一側面に従うと、SMAアクチュエータを有するフィルム100を含む可撓性を有する基板は、三次元の自由な動きが得られ

るように、中心長手方向軸の周りに配置されるように適合されている。SMAアクチュエータを有するフィルム100は、例えば中空の可撓性を有するカテーテルチューブ300のような可撓性を有する部材の周りに巻回されている。理解されるように、波形部分130によってSMAアクチュエータ素子105は最大限に動くことが可能となっており、その結果、円筒形状に形成されたSMAアクチュエータを有するフィルム100の三次元空間に於ける任意の方向への曲げ運動

も最大化されている。SMAアクチュエータ素子105のアレイが間隔を置いて配置されていることにより、第3B図に示されているように、可撓性を有する部材300の周囲に巻回されたとき、SMAアクチュエータを有するフィルム100の三次元空間内の自由な動きが容易になっている。上述したように、都合の良いことに、波形部分130も、SMAアクチュエータを有するフィルム100が複雑な経路に沿って動いた場合に、その歪みを限定するのに有効な手段となる。このことは、歪みを約8%まで増加させられるという利点を有しており、この値は従来のSMAアクチュエータデバイスよりもずっと大きい。

第3B図の例では、SMAアクチュエータ素子105の間隔は、SMAアクチュエータを有するフィルム100の所与のセグメントに対して、3つのSMAアクチュエータ素子が、可撓性を有する部材300の周りに互いに約120度の間隔を空けて配置されるようになっている。しかし

ながら、可撓性を有する部材200の周囲へのSMAアクチュエータ素子の配置は、任意の適切な配置でよく、例えば4つのSMA素子を90度の間隔で配置してもよい。

本発明の一側面に従うと、SMAアクチュエータ素子105の形状及び大きさは、下に位置する可撓性を有する部材300を動かすために必要なトルクを最大化するように選択できる。例えば、活性時の相に於いて、圧縮スプリングに類似した形状を示すようにTiFi材料をスパッタリングにより付着させることもできる。

三次元空間内で自由な動きをする可撓性を有する部材300を動かすSMA素子105の復元力は大きい。マルテンサイトからオーステナイトへと相変化する間に達する復元力は、35乃至60トン/平方インチの範囲にある。従って、本発明の一側面に従うと、SMA素子を小型化することができるが、非常に小さくても極めて大きな力を発することができる。

全体的な動作

本発明の一側面に従ったVLSI形状記憶合金アクチュエータデバイスの基本的な動作原理は、簡明である。複数のSMAアクチュエータ105と、関連する

アドレスデコーダ118と、駆動回路114とを含む可撓性を有するVLSIフィルムは、可撓性を有する部材の周りを巻回するように適合されている。従って、複数の薄膜SMAアクチュエータは、例えば可撓性を有するカテーテルチューブの

ような可撓性を有する部材の周りに一定の間隔で配置される。1または複数のSMAアクチュエータ105に選択的に電流を加えることによって、チューブ300の一方の側に差分による収縮が発生し、それによって局所的な曲げ動作が得られる。

再度、第1図及び第2図を参照されたい。SMAアクチュエータ素子105は、制御された動きを発生させるための熱的活性化手段を含んでいる。各SMAアクチュエータ素子105は、選択されたSMA素子の各々を抵抗加熱して予め定められた相活性化温度にするべく適当な電流を流すための、対応するスイッチ手段114に接続されている。スイッチ手段114は、同じように公知のVLSI技術を用いてシリコン基板200上に形成されているCMOSパワートランジスタを含んでいる。このスイッチ手段114は、MOSFETまたはバイポーラパワートランジスタのどちらでも良い。

各CMOSパワートランジスタ114は、第1図に示されているように、リード112を介して、1または複数のCMOSパワートランジスタを選択的にイネーブルするアドレスデコード回路手段118に機能的に接続されている。アドレスデコード回路手段118は、第1図に示されているように、接地リード、電源リード、データイネーブルリードを備えている。アドレスデコード回路手段118も、同様に、公知のVLSI技術を用いて形成される。別の方

法として、アドレスデコード回路手段118を、独立してパッケージされた集積回路としても良い。

アドレスデコード回路手段118は、マイクロプロセッサからの信号に応答して各SMAアクチュエータ素子105を選択的に指定するための、一連の論理ゲートまたはラッチレジスタまたは他の従来手段を含んでいる。

マイクロプロセッサは、アドレスデコード回路手段118に、データ信号リードを介して接続されている。マイクロプロセッサは、SMAアクチュエータを有するフィルム100の所望の動作を達成するために、どのSMAアクチュエータまたはSMAアクチュエータ105のグループを活性化するかを決定する。公知の技術に従って、マイクロプロセッサは、選択された活性化パターンをアドレスデコード回路手段118のラッチレジスタ内にロードする。アドレスデコード回路手段118は、CMOSパワートランジスタ114を選択にイネーブルする。イネーブルされたCMOSパワートランジスタ114は、対応するSMAアクチュエータ素子105に、予め定められた活性化閾値の電流を加える。これによって、選択されたSMAアクチュエータに相変態が生じ、それによってマイクロプロセッサによって決定された三次元空間内の所望の動きが実現される。好ましくは、例えば薄膜状の直列抵抗（図示せず）のような抵抗加熱手段を各SMAアクチュエータ素子105にできるだけ近く配置すると良い。これには、抵抗加熱の

速度を速めることができるという利点があり、デバイスの動作速度が向上する結果となる。

マイクロプロセッサは、第5図に示されているように、アクチュエータを有するフィルム100から離れた場所に配置しても良い。これは、例えばアクチュエータを有するフィルム100が幾何学的に複雑な空間内に進行するとき、その移動経路をマッピングしていく場合のように、大きなメモリ容量が必要となる場合に利点を有する。マイクロプロセッサ制御装置を離れた位置に置くことは、医療分野に於いて、例えばアクチュエータを有するフィルムを備えたプローブを直径数ミクロンにまで小型化することが必要とされるような場合に利点を有する。これによって、離れた場所に於いて大きなメモリ容量を維持しつつ、プローブの小型化が可能になる。

SMAアクチュエータを有するフィルムによって取り巻かれた、例えばカテーテルチューブのような可撓性を有する部材は、単一の平面内を移動するように拘束されてはならず、任意の方向に曲がることができる。従って、三次元空間内の自由な動きを達成する、空間的に分布配置されたSMAアクチュエータを有する

フィルムが、本発明によって初めて提供される。本発明による空間的に分布配置されたアクチュエータを有するフィルムは、間隔を空けて配置されたアクチュエータ素子105のアレイが可撓性を有する部材の周りに巻回されたとき、それらがオーバーラップす

ることによって、このアクチュエータを有するフィルムが取り巻く可撓性を有する部材の全体に渡って概ね連続した動きの経路を提供することができる。本発明のこれらのまたは他の上述したような特徴によって、三次元空間内に於いて極めて巧みな動きが可能となっている。

第4図に示されている例では、SMAアクチュエータ105aが選択されて抵抗加熱されている。図示されている矢印は、アクチュエータ素子からの熱の放散を表している。波形部分130によって可撓性を有する部材300の相反する側での相合変態 (congruent) 膨張及び収縮が可能となっている。第4図に於いて、アクチュエータ105bの収縮形状は、相活性化温度に達するとアクチュエータ105bが自発的に示す、プログラムされた形状または親相である。

理解されるように、オーステナイトからマルテンサイトへの相変態は、冷却によって結晶学的に可逆である。不活性になると、SMAアクチュエータ素子105は、SMAアクチュエータを有するフィルムの基部を形成する可撓性を有するポリイミドに内在する弾性によって、柔軟なマルテンサイトの形状に戻る。従って、不活性のSMAアクチュエータ素子を、その柔軟な状態またはマルテンサイト状態に戻すために逆向きの力を必要としない。このことは、SMAアクチュエータを有するフィルム100の動作速度をマイクロプロセッサによって精密に制御することができる

るという利点を更に有する。例えば、SMAアクチュエータ素子を抵抗加熱するべく電流が流れている活性化時間をできるだけ短くすること、従って、熱の放散速度を速めてSMAアクチュエータ素子の温度が活性化閾値より低くなるやいなや可逆的なマルテンサイト相変態が起こるようにすることによって、動作速度を向上することができる。SMAアクチュエータ素子の、選択的な、時間に依存し

た活性化は、公知のマイクロプロセッサ制御技術に従って実行される。

SMAアクチュエータの活性化

第5図は、第1図のデバイスの等価回路である。この例では、SMAアクチュエータ105a、105b、105cは、第3A図及び第3B図に示されているように、可撓性を有する部材の周りに巻回されたときSMAアクチュエータを有するフィルム100の周囲に120度の間隔を空けて配置されるように適合されている。第1図に示されているように、複数のSMAアクチュエータ105が、SMAアクチュエータを有するフィルム100の中心軸に平行な方向にオーバーラップしており、概ね連続した動きの範囲を可能としていることが理解されるだろう。見やすくするため、第5図の回路は、SMAアクチュエータを有するフィルムの1行分または1セグメント分だけしか示していない。第5図の回路によって、複数のSMAアクチュエータ105を制御することができる。

本発明のSMAアクチュエータを有するフィルム100は、円筒形構造に限定されないということも当業者には理解されるであろう。SMAアクチュエータを有するフィルムは、力をフィードバックするように、例えばグローブのような任意の構造の表面にも適合可能である。以下の制御回路の説明は、そのような変形実施例のすべてに有効である。

再度第5図を参照されたい。SMAアクチュエータ105a、105b、105cは共通のグランドを有している。複数のスイッチ手段114a、114b、114cは、関連する電源リード112a、112b、112cを介して、対応するSMAアクチュエータ素子105a、105b、105cに接続されている。トランジスタは、CMOS、MOSFET、またはバイポーラパワートランジスタである114a、114b、114cからなり、対応するSMAアクチュエータ105a、105b、105cに活性化閾値電流を与えるスイッチ手段として働く。VLSIに組み込むのに適しており、活性化閾値電流を与えるように適合された、任意のスイッチ手段を用いることができる。好適実施例では、スイッチ手段114は、CMOSパワートランジスタを含んでいる。

SMAアクチュエータ素子105を活性化するための接続法には同等なものが

数多くある。好適実施例では、各トランジスタスイッチ手段114a、114b、114cは、

ドレインが対応するSMAアクチュエータ要素105a、105b、105c、その他に接続されており、ソースが電源Vccに接続されている。CMOSパワートランジスタ114a、114b、114cのゲートはアドレスデコード回路118に、それぞれのデータライン116a、116b、116cを介してつながっている。

データ信号リード150を介して情報交換するマイクロプロセッサからの信号に応答して、アドレスデコード回路118は、データライン116a、116b、116cを介して、1または複数の選択されたCMOSトランジスタ114a、114b、114cにイネーブル信号を伝達する。選択されたCMOSトランジスタスイッチ手段、例えば114a、のゲートがイネーブルされると、トランジスタ114aは、対応するSMAアクチュエータ素子105aに接続された出力リード112aまたはドレインに大きな出力電流を出力する。CMOSパワートランジスタ114からの出力電流は、対応するSMAアクチュエータ素子105の相活性化閾値になるように最適化されていることが好ましい。活性化されると、選択されたSMAアクチュエータ素子105は、マルテンサイトからオーステナイトに瞬時に相変化し、それによって可撓性を有するSMAアクチュエータを有するフィルム100の隣接したセグメントに有用な動きを与える。選択されたSMAアクチュエータ105は、プローブを所望の形状に保持するのに必要と

される限り活性化される。

SMAアクチュエータ105は、単に電流源を取り除いて熱を放散することによって不活性状態になる。活性化しきい値より低くなるまでの熱放散速度によって、デバイスの速さが決定される。SMAアクチュエータ素子105が配置されている、可撓性を有する、SMAアクチュエータを有するフィルム100は、温度が活性化閾値より低くなったとき、SMAアクチュエータ105を速やかに元の位置に戻すのに十分な弾性を有している。

より小さなデバイスでは、SMAアクチュエータ105からの熱の放散がより速く、非常に高速に動作するデバイスが得られるという利点を有している。例えば、6フレンチ(French)の大きさを有する、本発明に従ったデバイスは、1/2秒の間隔で三次元的に多節運動することができる。SMAアクチュエータ素子がインピーダンスの関数として収縮するため、本発明はより速く多節運動することができる。SMAアクチュエータ素子が小さいほどインピーダンスもより小さくなり、同時に、熱の放散もより速やかになる。

より大きくなると、本発明に従ったSMAアクチュエータ素子105は、第2B図に示されているように、SMA素子105に近接した、ポリイミドなどからなる薄い歪み除去層の上に配置されたNiCrからなる薄い抵抗加熱層のような抵抗加熱手段を通して加えられる活性化電流を受

容する。選択されたCMOSパワートランジスタ114の出力リードからのインーブル電流が、対応する抵抗加熱手段の入力端に加えられ、選択されたSMAアクチュエータ素子105を速やかに加熱して活性化閾値にする。

第6図を参照されたい。上述したように、本発明の別の側面に従った空間的に分布配置されたSMAアクチュエータを有するフィルム100が円筒形構造に巻回し、三次元空間内で極めて巧みな動きをすることのできる可撓性を有する多節マニピュレータまたはプローブ400を形成している。示されている例では、プローブ400は、例えば5cmの長さを有する可撓性を有するVLSI SMAアクチュエータ401フィルムを含む、遠位端部401を含んでいる。これは、空間的に分布配置されたSMAアクチュエータ素子のアレイを備えたプローブ400の操作可能部または可動部である。理解されるように、遠位端部401は、幾何学的に複雑な空間にもアクセスできるように、5cmより長く作ることもできる。

第6図では、マイクロプロセッサ410は、プローブ400の近位端部402に機能的に接続されている。当業者には容易に理解されるように、プローブ400は、三次元的な多節動作が可能なプローブ400を形成するように円筒形構造に巻回された、第1図に示したようなVLSI形状記憶合金フィルム100を含

んでいる。上述したように、SMAアクチュエータは、三次元空間内の自由で巧みな動

きが得られるように、プローブ400の遠位端部401の周囲を取り巻くように空間的に分布配置されている。理解されるように、例えば第1図のトランジスタスイッチ手段のようなアドレスデコード及び制御回路は、プローブ400の近位部分402に於いて、VLSI内に一体に形成することができる。上述したSMAアクチュエータ及び制御回路は、見やすくするため、第6図からは省略されている。

第6図に示されている実施例に於いて、マイクロプロセッサ410は、従来のリードまたは光ファイバリード403と、信号処理手段411とを介してトランジスタスイッチ手段及びアドレスデコード回路（第1図に図示）に接続されており、これらの回路はプローブ400の近位端部402に配置されている。従来のファイバ光カプラ（図示せず）が、公知の技術に従って、ファイバの光信号を駆動回路に伝えるために設けられている。マイクロプロセッサ410は、位置マッピング手段415を含んでおり、プローブ400の遠位端部401が移動経路に沿って進んでいくとき、その移動軸を表すSMAアクチュエータに対する角度位置の軌跡を記録及び記憶することができる。

プローブ400は、マイクロプロセッサから、結合部404にて取り外すことができる。結合部404は、簡単なプラグ/ソケットコネクタである。別の方法として、結合部404は、情報伝達用リード403をプローブ404から取り外すことができるように結合することのできる従来

の任意の手段とすることもできる。プローブ400はVLSI技術を用いて作成されるため、プローブ400を脱着可能とし、使用後に廃棄することができるということは経済的に利点がある。このことは、医療分野で用いる場合に、時間のかかる煩雑な消毒処理を不要にすることができるという利点も有している。

制御システムの動作

本発明は、開ループまたは閉ループのどちらのモードでも動作可能である。開

ループモードでは、予め定められた移動経路がマイクロプロセッサ410内にプログラムされている。マイクロプロセッサは、上述したようにプローブ400の近位部分402に於いてVLSI内に一体に形成されたアドレスデコード回路に出力信号を送る。予め定められた移動経路は、公知の技術に従ってアドレスデコード回路内のラッチレジスタまたは論理ゲート内にマッピングされる。アドレスデコード回路は、プローブ400の遠位端部401に配置された選択されたSMAアクチュエータを活性化して、上述したように予めプログラムされた移動経路に従ってプローブを動かす。

本発明は、閉ループモードでも動作することができる。閉ループモードでは、本発明のこの側面によると、プローブ400を移動経路上にセンタリングするため適応フィードバック制御法が用いられる。第5図を参照されたい。マイクロプロセッサは角度変位を測定することができ、従っ

てSMAアクチュエータ105a、105b、105c、...を含むTiNi素子の各々の位置を測定することができる。これから、SMAアクチュエータを有するフィルムまたはプローブの全体的な位置及び形状を、所与の位置間隔で測定することができる。

SMA素子105の角度変位は、抵抗値の小さい抵抗117a、117b、117cの両端の電圧降下を検出することによって求められる。各抵抗117a、117b、117cは、公知の技術に従ってVLSI内に形成され、対応するSMAアクチュエータ105a、105b、105c、...に接続されている。ノードV1、V2、V3、...に於ける電圧を検出するため、従来の手段が備えられている。電圧情報は、公知の技術に従って、情報伝達経路を介してマイクロプロセッサに伝えられる。

電流検出手段110a、110b、110c、...が、各対応するSMAアクチュエータ105a、105b、105cに向かって流れる電流を測定するために接続されている。これらの電流検出手段は、各対応するSMAアクチュエータに向かって流れる電流を測定するため、差動増幅器110a、110b、110cを含んでいる。各SMAアクチュエータ105a、105b、105cに対

する電流値は、それぞれ、各差動増幅器110a、110b、110cの出力リードI1、I2、I3に於いて検出される。出力リードI1、I2、I3は、情報伝達経路を介してマ

イクロプロセッサにつながっている。

SMAアクチュエータ素子は電流駆動デバイスである。SMAアクチュエータ105a、105b、105c、.の相変態に影響する駆動温度は、合金に固有の特性である。50対50の割合で混合されたTiNiに対しては、駆動温度は定数70℃である。好適実施例に於ける、49対51の割合のTiNiでは、駆動温度は100℃である。理解されるように、I1、I2、I3に於ける電流と、ノードV1、V2、及びV3に於ける電圧を、移動経路に沿って正確な位置間隔で検出することによって、移動経路に沿った各位置間隔に対して、各素子の抵抗、従ってその角度変位をマイクロプロセッサによって容易に求めることができる。アクチュエータ素子の相変態温度が定数であるため、各SMA素子の抵抗は、その角度変位と直接的な関係を有する。

温度／抵抗の関係を表すルックアップテーブル160が、公知の技術に従ってマイクロプロセッサ内に具備されている。各CMOSトランジスタ114a、114b、114cの全てに対して定電流源があるため、I1、I2、I3に於ける電流と、ノードV1、V2、及びV3に於ける電圧を検出することによって、対応するSMAアクチュエータ105a、105b、及び105cの各々に対する抵抗値が測定される。

ルックアップテーブル160は、公知の技術に従って、

狭いヒステリシスループが得られるように、SMAアクチュエータの各TiNi組成に対して最適化されている。ルックアップテーブルでは、マイクロプロセッサは各抵抗値を温度と関連づけ、その結果、所与の位置間隔に於いて、各SMA素子105a、105b、及び105cの活性状態、従って、角度変位及び位置を測定することができる。各SMAアクチュエータに対する角度位置に軌跡は、各間隔に対するプローブ400の全体的な形状を与える。このことから、プロー

ブの全体的な形状は、移動経路に沿った任意の位置に於いて決定することができる。

公知の技術に従って、マイクロプロセッサ（第6図に図示）内の位置マッピング手段415は、SMAアクチュエータに対する角度位置の軌跡を含む基準アレイ（reference array）を確立するための手段を含んでいる。これによってプローブに対する移動経路が決定される。いったんSMAアクチュエータ素子に対する角度位置の軌跡が記憶されると、記憶された移動経路は極めて高速に再現することができる。従って、本発明に従ったSMAアクチュエータを有するフィルムに取り巻かれたカテーテルのようなプローブ400は、その方向及び活性化シーケンスを瞬時に反転することができ、それによって、非常に複雑な移動経路であっても、その跡を正確にたどることができる。この意味で、本発明のSMAアクチュエータを有するフィルムを備えたプローブ400は、極めて複雑な移

動経路に対しても、いったんそれが位置マッピング手段内に記憶されれば、自立的に動作可能である。

理解されるように、位置マッピング手段415は、1または複数の移動経路をメモリ内に格納することができる。これには、いったん移動経路が位置マッピング手段内に記憶されれば、選択された移動経路を本発明に従ったプローブ400が正確に再現することができ、それにより、自立して動作可能であるという利点を有している。このことは、予め定められた移動経路に従って多節マニピュレータを正確に動かすことが利点を有するような、自動装置を使った外科手術や非破壊テストなどに於いて非常に多くの応用を含んでいる。

本発明の別の側面に従うと、第6図に示されているように、複数の圧力センサ手段405が、SMAアクチュエータを有するフィルム100の遠位端部401の外側に沿って具備されている。圧力センサ手段は、プローブ400の適応的フィードバック制御に用いられる。本発明のこの側面に於いては、適応的フィードバック制御の目標は、プローブ400の遠位端部の外側または外皮の全ての箇所を検出された圧力を最小化することである。プローブが移動経路上でセンタリン

グされるように、公知のフィードバック方法が用いられる。

第7図は、非常に小さな圧力変化を静電容量の関数として検出するための代表的な容量性圧力センサ手段700を

示している。圧力センサ手段700は、2つの対向するニッケルまたはクロムニッケル(CrNi)プレート702、706を含んでおり、これらのプレートは、公知のVLSI技術によって、ポリイミド中間層704を覆うようにスパッタリングまたは蒸着されている。ポリイミド中間層704もまた、従来のVLSI技術によって形成される。理解されるように、圧力センサ手段700は、上述したようなSMAアクチュエータを有するフィルム100を形成するVLSIプロセスの一部として一体的に形成されるように適合されている。圧力センサ手段700は、適切に構成されたTiNi素子またはSMAアクチュエータ105に概ね隣接して、または重なって組み込まれるように適合されている。しかしながら、圧力センサ手段700もまた、第6図に示されているようなアクチュエータを有するフィルム100の外側部に於いて、任意の好都合な位置に組み込むことができる。

動作時には、電圧源が圧力センサ手段700のリード708上に加えられる。圧力センサ700の大きさ及びリード708上の電圧値は、公知の技術に従って最適化されており、薄膜プレート702に対する微弱な圧力も、測定可能な静電容量の増加を引き起こすようになっている。静電容量の変化を示す信号が出力リード709上では非常に弱いため、信号処理手段710が局部的に具備されており、圧力センサ700からの信号を前処理して、マイクロプロ

セッサ内の圧力勾配マッピング手段712に送るようになっている。圧力センサ700からの信号が小さいため、信号処理手段は、予め定められた閾値よりも大きい、またはそれより小さい信号を除去する。信号処理手段710は、ノイズを除去するために圧力センサ手段700の近くに配置されることが望ましい。

信号処理手段710は、静電容量の微小変化を表す信号を圧力勾配マッピング手段712に出力する。圧力センサ700は、静電容量の増加を表す信号が、予

め定められた大きさの圧力を推定するのに用いられるように較正される。信号処理手段710は、複数の代表的な相対的圧力読み値を圧力勾配マッピング手段712に送り返す。

圧力勾配マッピング手段712は、プローブの移動経路を確定する位置の軌跡に対して圧力勾配マップを作成する。上述したように、適応的フィードバック手段が移動経路上のプローブのセンタリングのために設けられており、プローブ上のどの点に対しても全体的な圧力が最小化されるようになっている。圧力勾配マッピング手段712は、プローブのどの領域が圧力を弱められる必要があり、またその方向がどちらなのかを示す。公知の技術に従って、静電容量値／圧力値のルックアップテーブル（図示せず）がマイクロプロセッサ内に組み込まれている。マイクロプロセッサは、ルックアップテーブルを用いて、プローブの選択された領域に於ける圧力を最小化するように、SMAアクチ

ュエータ素子の駆動シーケンスを決定する。

本発明の別の側面に従うと、公知の技術に従ってSMAアクチュエータを有するフィルムのVLSI内に一体に組み込まれた複数の薄膜状容量性線形歪みゲージによって、SMAアクチュエータを有するフィルムの精密な制御が達成される。各容量性線形歪みゲージは、対応するSMAアクチュエータ105の角度変位を測定するように配置される。

第8図に示されているように、容量性線形歪みゲージ800は、2つの直線上に重なり合う複合プレート802、804を含んでいる。各複合プレート802、804は、薄膜状の導体層802a、804aと、対応する絶縁層802b、804bとを含んでいる。導電層は、従来のVLSIプロセス技術に従って、スパッタリング、めっき、または蒸着などによって形成することができる。絶縁層802b、804bは互いに隣接しており、第8図に於いて矢印によって示されているように直線的な変位に応じて互いに横方向に移動する。一方の絶縁層802bは、例えばSiNiから形成されている。隣接する絶縁層804bは、テフロンなどによって形成されていることが好ましい。絶縁破壊を防ぐため、隣接して対向する絶縁層802b、804bを備えた複合層802、804を用いるこ

とが望ましいが、それは、SMAアクチュエータを有するフィルム内の電圧が10 V/mに達する一方、導体プレート802、

804の距離はできるだけ近くしなければならないためである。

従って、2つの導体プレート802a、804aは、絶縁媒体、絶縁層802b、804bによって分離されている。複合プレート802、804は、プレート802、804と一致した単一平面内で直線的に動くように配置されている。

ポリイミドまたは他の適切な材料からなる戻りスプリング806は、プレート802、804を、関連する変位力が取り除かれたときに最初の位置に戻す働きをする。拘束部材810、812は、平面内の動きから逸脱しないように拘束する働きをするように備えられている。エンドストップ814a、814bは直線的な動きを制限するために設けられている。

対応するSMAアクチュエータの直線的な動きに応答して、重なり合うプレート802、804の領域は減少し、それによって静電容量が小さくなる。静電容量の減少は、当業者には公知の信号処理技術に従って、局部増幅回路を含む信号処理装置808によって検出され、それほど実験を必要とすることなく実現される。重要なことは、容量性線形歪みゲージと関連する信号プロセッサがSMAアクチュエータを有するフィルムのVSL内に一体に形成されているということである。信号処理手段808を、その関連する容量性線形歪みゲージに実用的な程度に近接して配

置し、微弱な信号がノイズによって失われないようにすることが好ましい。信号処理装置の機能は、静電容量を表す増幅された信号をマイクロプロセッサに伝達することである。

本発明の一側面に従うと、信号処理手段808は容量性線形歪みゲージ800からの微弱な信号の周波数及び位相を検出する手段を含んでいる。これは、公知の技術に従って、VLSI内に一体に形成されて、SMAアクチュエータを有するフィルム内に組み込まれたリング発信器 (ring oscillator) を介して行われることが好ましい。リング発信器は、基本周波数と静電容量の変化

によって変化した周波数とを比較する。これによって、ノイズに対する高い耐性と共に、非常に高い感度を得ることができるという利点がある。従って、信号処理手段808は、極めてロバスト (robust) であり、劣悪な動作環境にも耐えることができると共に、極めて高い感度を維持することができる。従って、これによってSMAアクチュエータを有するフィルム100の非常に精密な制御が達成される。

容量性線形歪みゲージ800のプレート802、804の直線的な変位と、その結果の静電容量との間には直接的な線形の関係があることがわかっている。従って、マイクロプロセッサが各SMAアクチュエータの位置を検出された静電容量の変化の関数として推定することは、簡単なプ

ロセスである。容量性線形歪みゲージは、公知の技術に従った適当な機械的な増幅手段によってSMAアクチュエータの各々のジョイント角度を測定するための手段を提供する。これから、SMAアクチュエータを有するフィルムの全体的な形状を所与の位置に於いて計算することができる。

上述した容量性線形歪みゲージは、従来のセンサ手段に対して非常に小型化されており、SMAアクチュエータ105に隣接して、またはその上に配置されるように、VLSIポリイミドシート100上に組み込むことができるという利点を有している。本発明のこの側面によって提供されるSMAアクチュエータ及びセンサに着色することによって、制御性を大幅に改善することができる。容量性線形歪みゲージ800もまた、非常に小さな変位を極めて正確に検知することができる。これによって、SMAアクチュエータを有するフィルムの動きをマイクロプロセッサによって精密に制御することができる。

理解されるように、VLSI形成に対して適合された任意の数のセンサを、本発明の範囲を逸脱することなく、SMAアクチュエータを有するフィルムに組み込むことができる。例えば、SMAアクチュエータを有するフィルムが動作する環境のパラメータを測定するための様々なタイプのセンサ手段をSMAアクチュエータを有するフィルム100上のVLSI内に一体的に形成することができる。

公知の技術によって、VLSI内に形成されたホール効

果センサをSMAアクチュエータを有するフィルム100内に組み込んで磁場を測定することもできる。外科手術に於いて、例えば酸素濃度センサのように化学ポテンシャルの変化を検出したり、温度変化を検出したりするためのVLSIセンサを、SMAアクチュエータを有するフィルム上のVLSI内に組み込んで、温度変化や化学物質の微小な濃度変化を測定することも有益である。

本発明の一側面として、SMAアクチュエータを有するフィルム内の各SMAジョイントにVLSI遠隔測定手段を組み込み、それによって、上述したVLSIセンサによって得られた測定データをリモート受信機に伝送することも考えられる。例えば、超音波変換器、電磁波発生器、マイクロ波発生器、またはLED発光器／受光器対を、SMAアクチュエータを有するフィルム上のVLSI内に一体に形成することによって、環境パラメータを瞬時にフィードバックすることもできる。

医療分野の応用で、SMAアクチュエータを有するフィルム内の各ジョイントに於いてVLSI内に超音波変換器を一体に組み込むことは有益であろう。超音波変換器は、遠隔測定手段と組み合わせて用いることができ、SMAアクチュエータを有するフィルムの周囲の物質または間にある組織及び／またはSMAアクチュエータを有するフィルムの位置を映像化することができる。

再度第6図を参照されたい。理解されるように、本発明

の別の側面に従うと、位置マッピング手段415によって確立される基準アレイは、プローブ400が経路に沿って進行するとき、その幾何学的複雑さに関係なくプローブ400の移動の理想的な軸を決定する角度位置の軌跡に対応している。位置マッピング手段415の基準アレイは、移動経路上の位置間隔に対して、アクチュエータを有するフィルム100のそれぞれのセグメント内の各SMAアクチュエータ素子の角度位置にも対応している。従って、プローブ400の可動部分全体の形状を、移動経路上の任意の与えられた位置に対して、マイクロプロセッサによって求めることができる。

本発明の更に別の側面に従うと、位置マッピング手段は、移動経路上の任意の点に於いて、プローブ400がその方向を自発的に反転することを可能とする。位置マッピング手段415の基準アレイ内に格納されたデータによって、プローブが理想的な移動経路を逆方向に精密に再現することが可能となる。

本発明による空間的に分布配置されたアクチュエータを有するフィルムによって取り巻かれたカテーテルのような医療デバイスまたはプローブは、幾何学的に複雑な経路に沿って、三次元の自由な動きをする一方で、理想的な移動経路を記録することができる。理想的な移動軸を規定する位置の軌跡を確立する基準アレイがいったん確立されると、記憶された経路を極めて高速に再現することができ、プロ

ーブまたはカテーテルは、その形状を決定する活性化シーケンスと方向の両方を瞬時に反転することができ、それによって、複雑な移動経路に対しても、その位置を正確にたどることができる。この意味で、本発明による空間的に分布配置されたSMAアクチュエータを有するフィルムによって取り巻かれたプローブまたはカテーテルは、位置マッピング手段内に記憶された極めて複雑な移動経路に対しても自立的に動作可能である。

SMAアクチュエータを有するフィルムによって取り巻かれた操縦可能なカテーテルは、従来の操縦可能なSMAデバイスに比べて大きな利点を有する。例えば、本発明によると、操縦可能なカテーテルは電氣的に制御され、それによって、例えば定常波、自動操縦のような精巧な動きをすることができ、更に、複数の所望のカテーテル端部を有する構造を操作することもできる。本発明に従ったデバイスは、剥離デバイス (ablation device) にも適用できる。

更に、本発明による操縦可能なSMAデバイスは、0.5秒間隔で動作することができ、それによって、柔軟な動きを維持し、心臓が細動を起こしていても、心筋の表面に傷を付けることなく接触しつつそれに沿って移動可能である。本発明に従ったカテーテルは、電氣的に活性化されるまでは非常に柔軟性があるため、開ループモードで動作するときにも、過剰な力によって血管壁に損傷を与えること

がない。

本発明の空間的に分布配置されたSMAアクチュエータを有するフィルムの基本的な応用は医療機器分野での応用、特にカテーテルへの応用であるが、本発明はカテーテルデバイスに利用するのに限られるわけではない。一体に形成されたVLSI制御及び駆動回路を備えた空間的に分布配置されたSMAアクチュエータを有するフィルムは、動的な外科用器具または非破壊検査のためのプローブのような、三次元空間内の自由な遠隔制御された動きが利点を有する任意のデバイスに対して適用することができる。

例えば、本発明による空間的に分布配置されたSMAを有するフィルムは、動的な外科用器具の遠位端部に取り付けることもできる。位置マッピング手段内に理想的な移動軸を決める位置の軌跡が記憶されると、外科用器具が移動経路に沿って自立的に動作することができるため、このことは、自動外科手術の分野で非常に広い応用を有していると思われる。

本発明に従ったデバイスは、小型の、シリコンを基にした電荷結合素子(CCD)と共に使用するのにも適している。これによって、タービンエンジンのような幾何学的に複雑な領域を光学的に映像化して、欠陥検査などに役立てることができる。本発明によるSMAアクチュエータを有するフィルムは数ミクロンの厚さにまで小型化でき、決まった移動経路上を自立的に移動することができるため、本

発明は医療装置、ロボット工学分野、そして特に非破壊テストの領域に於いて広範に応用することができる。理解されるように、本発明の上述したような側面によって、反対に配置されたアクチュエータ素子、外部制御アーム、結合手段、などのような従来の操縦可能なSMAデバイスに於いてそれらを活性化後に元の位置まで戻すために必要であったものが概ね不要になっている。

理解されるように、SMAアクチュエータを備えたプローブを移動経路上にセンタリングするための等価な構成は、プローブの外側に組み込まれて、温度勾配マップなどを作成するのに用いられる信号を出力することのできる、複数の温度センサまたは距離センサを含む。また、プローブの精密な制御は、線形変動差分

変換器 (linear variable differential transformers : LVDTs) または歪みゲージを介して、SMAアクチュエータの位置、変位 (位置変化) 及び相対的な伸びを測定することによって達成される。このような等価構成は、プローブを移動経路上にセンタリングするための公知の適応的フィードバック法と共に用いることができ、当業者によって、それほど実験をすることなく実現されるものである。従って、そのような等価構成は、全て添付の請求の範囲内に入るべきである。

当業者には理解されるように、SMAアクチュエータ素子は、例えばCu-Zn-Al、またはTiNi等のよう

な適切なワン・ウェイ形状記憶物質から構成してもよい。更に、当業者には理解されるように、SMAアクチュエータ素子は、マルテンサイトからオーステナイトへの相変化から得られる有用な動きができるだけ大きくなるように、様々な形状にすることができる。従って、当業者には理解されるように、そのような等価な構造または構成は、添付の請求の範囲及び精神内に含まれるべきである。

本明細書中で使用された形状記憶合金アクチュエータは、形状記憶金属アクチュエータ、圧電物質、負または正の膨張係数を有する物質のような、電界/磁界を加えることによって、または加熱または冷却によって膨張または収縮するような任意の等価な物質を含む。従って、同じような機能を与えるそのような物質は、添付の請求の範囲に含まれるべきである。

【 図 1 】

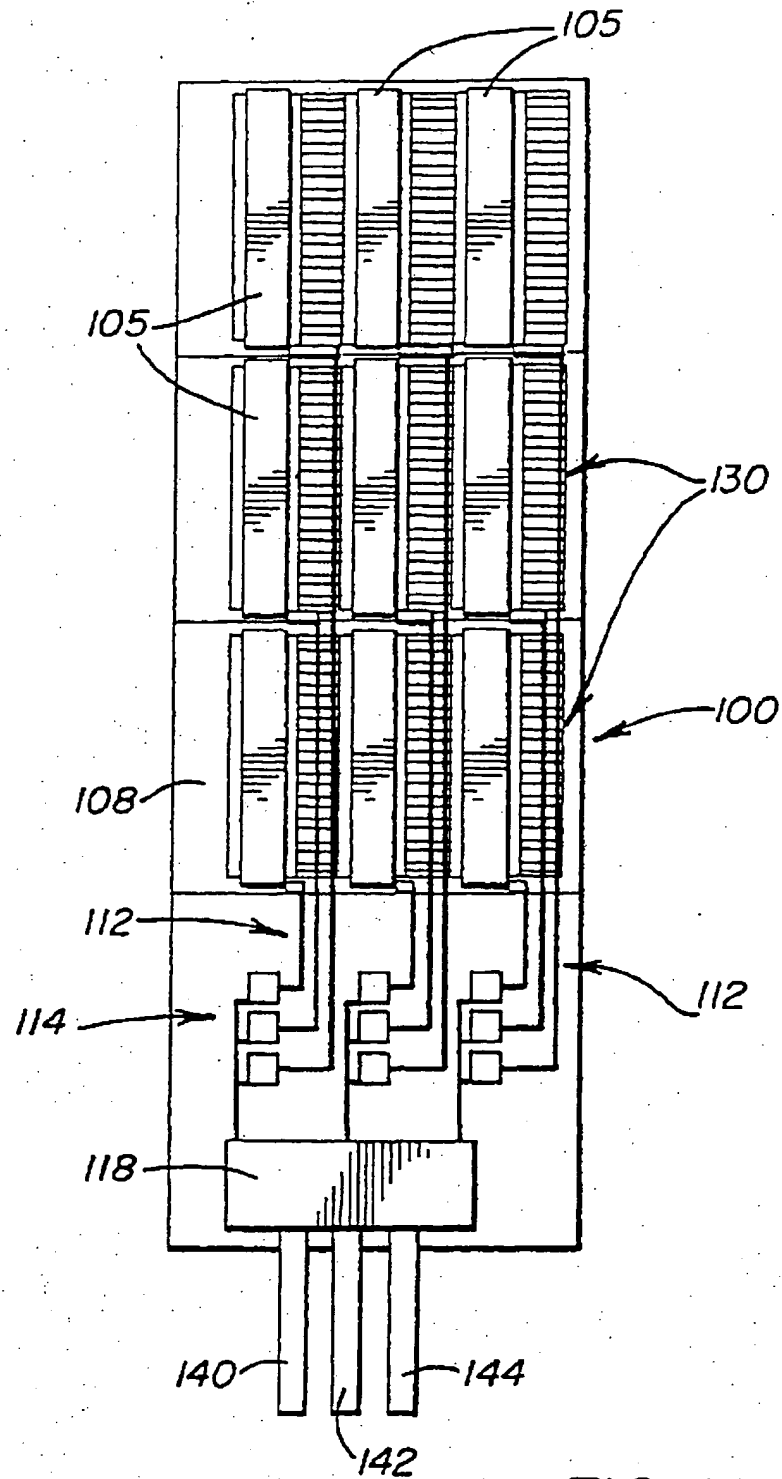


FIG. 1A

【 図 1 】

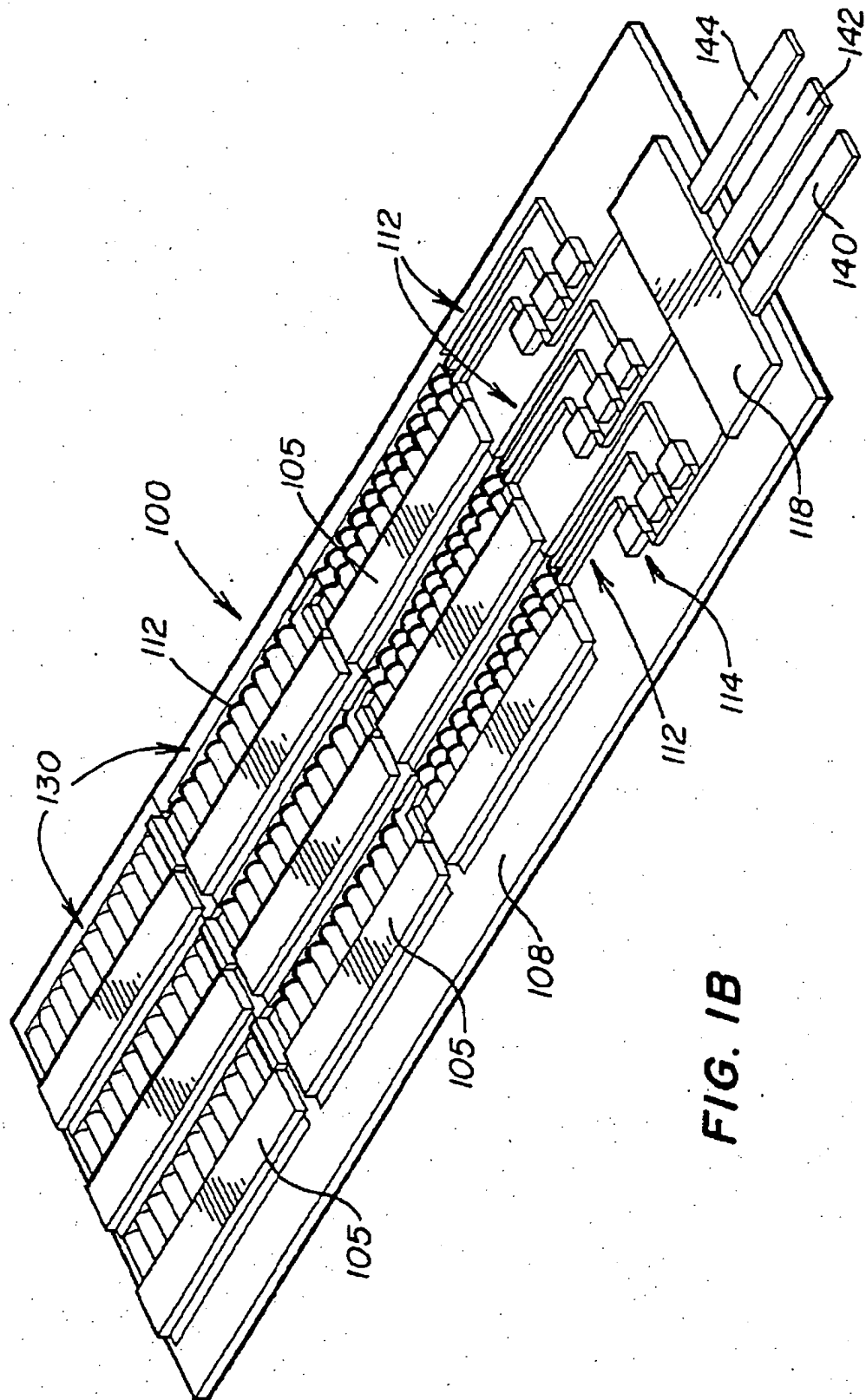
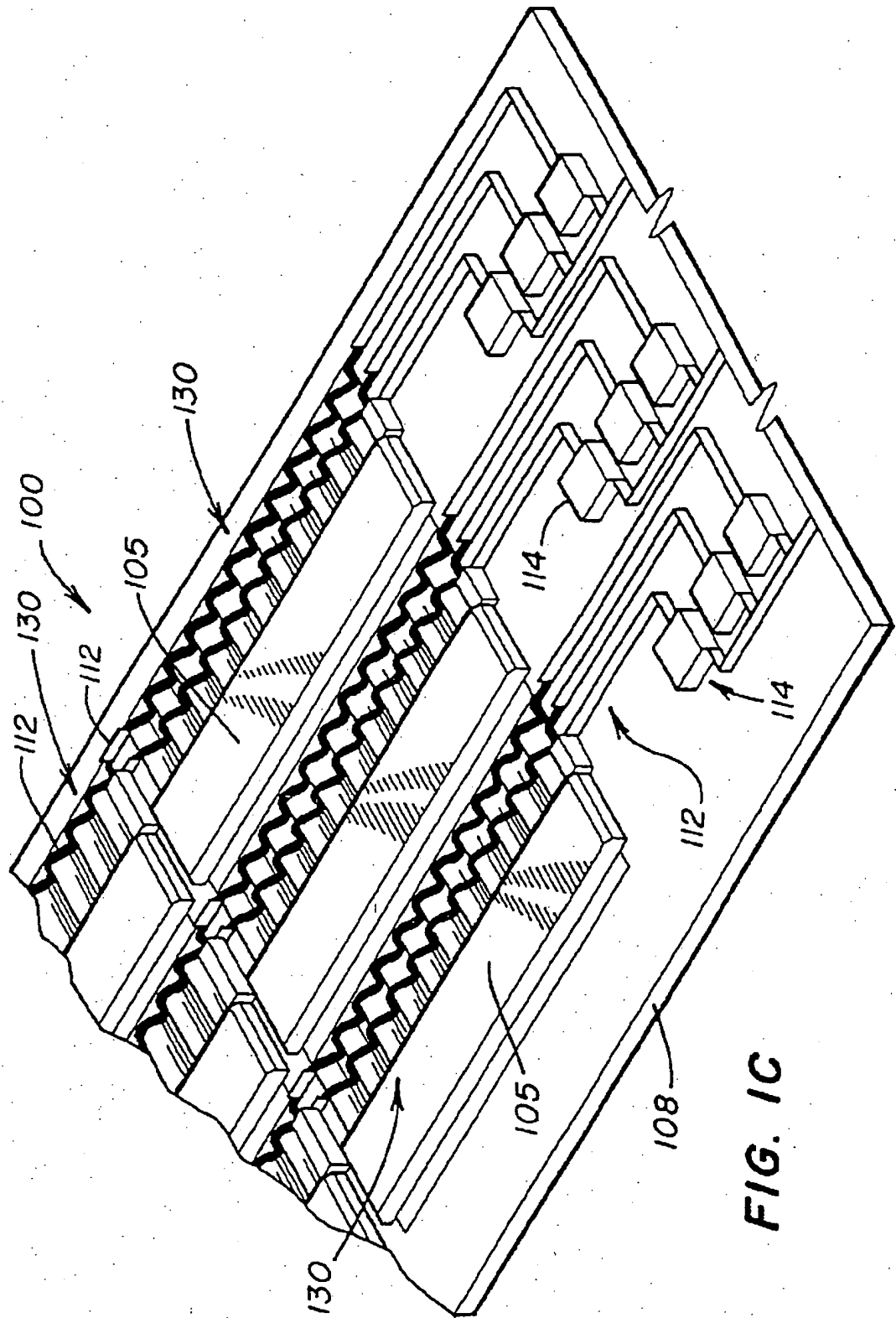


FIG. 1B

【 図 1 】



【 図 2 】

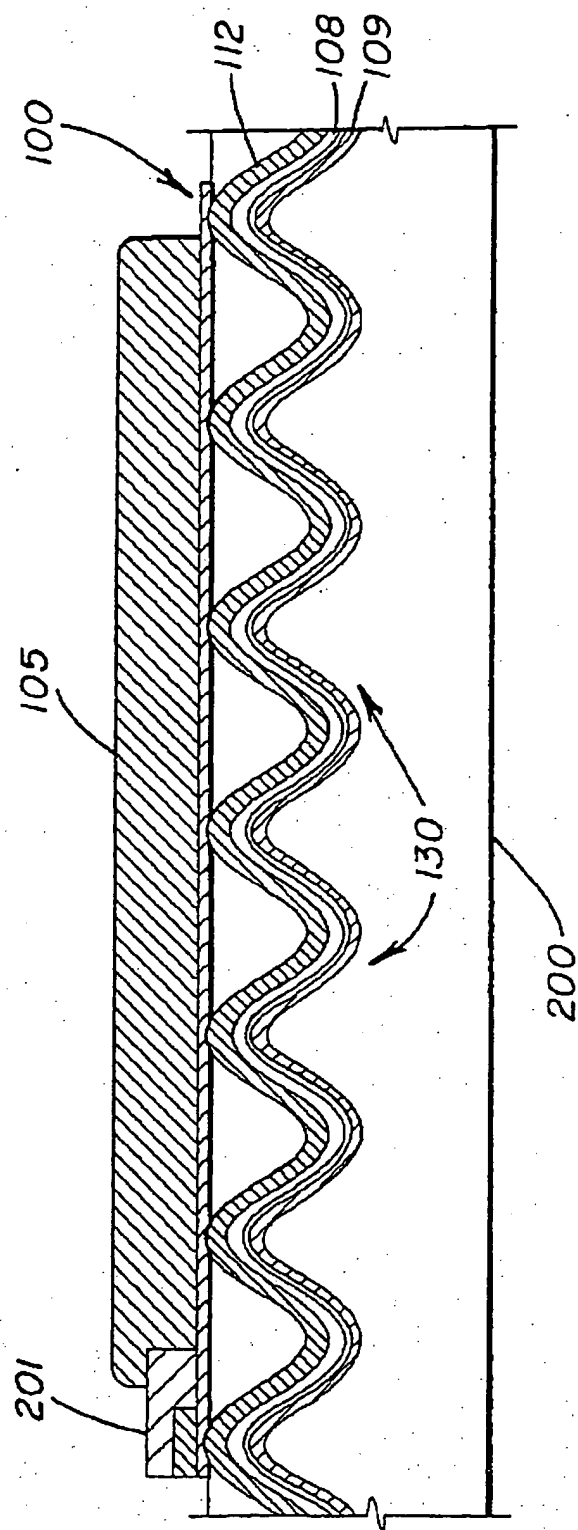


FIG. 2A

【 図 2 】

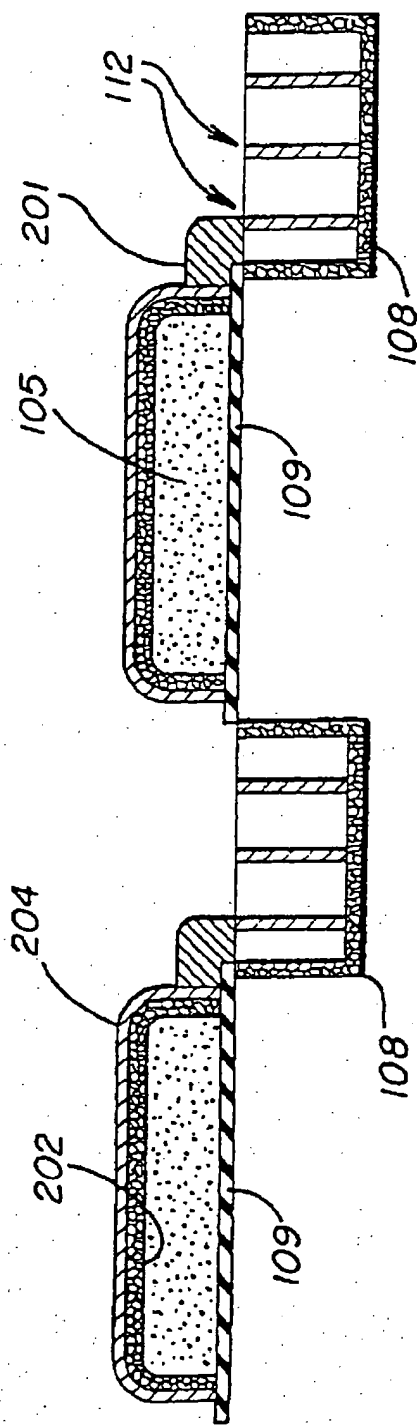


FIG. 2B

【 図 3 A 】

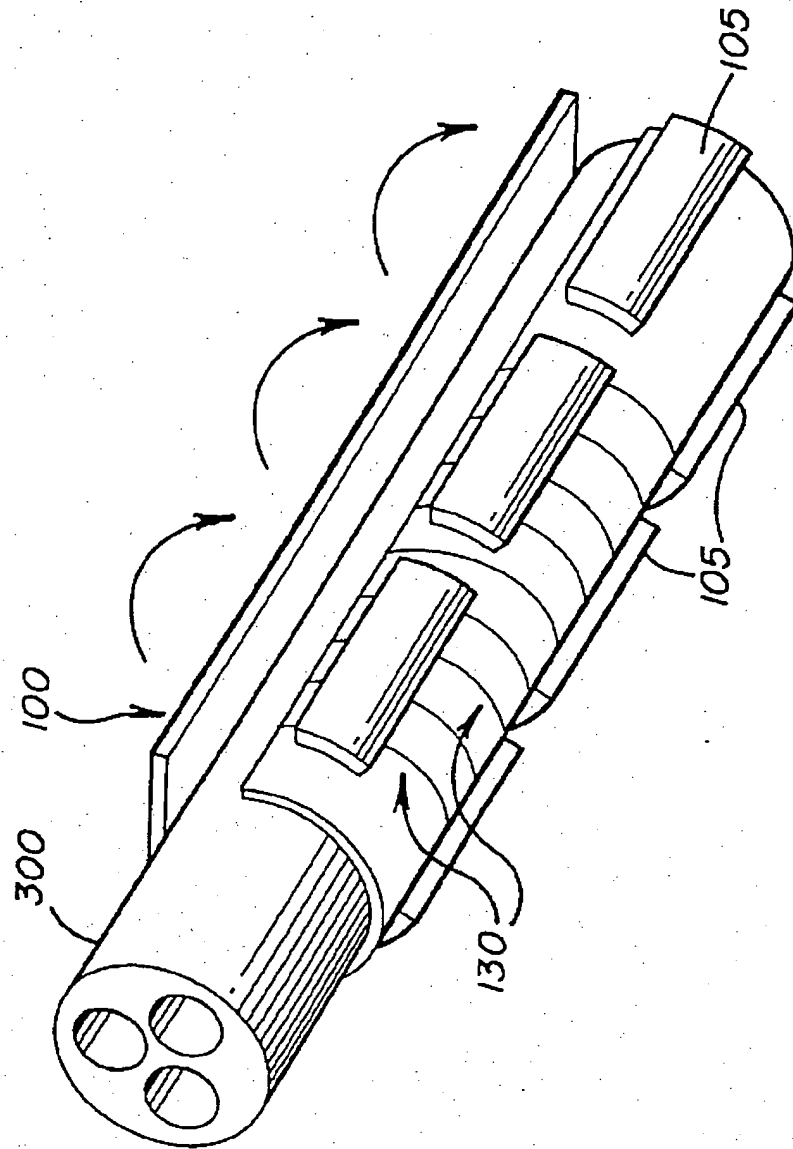
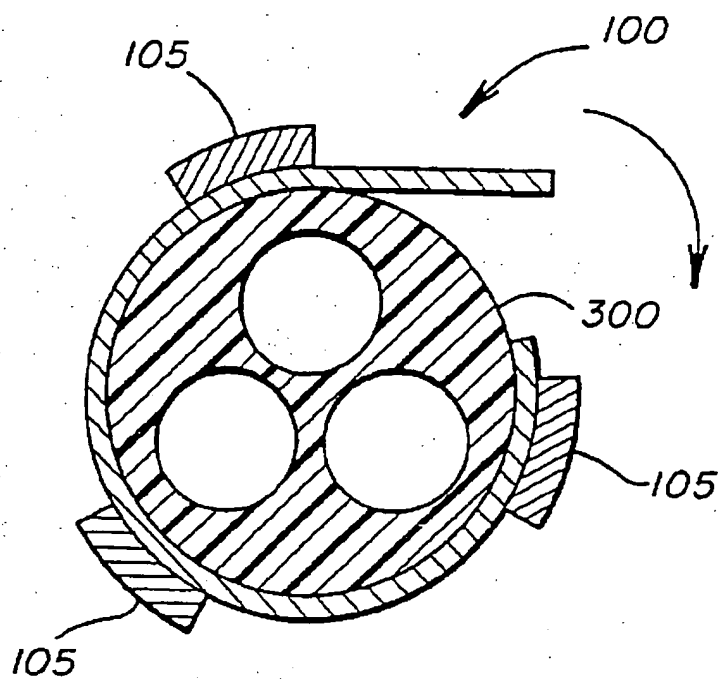


FIG. 3A

【 図 3 】

**FIG. 3B**

【 図 4 】

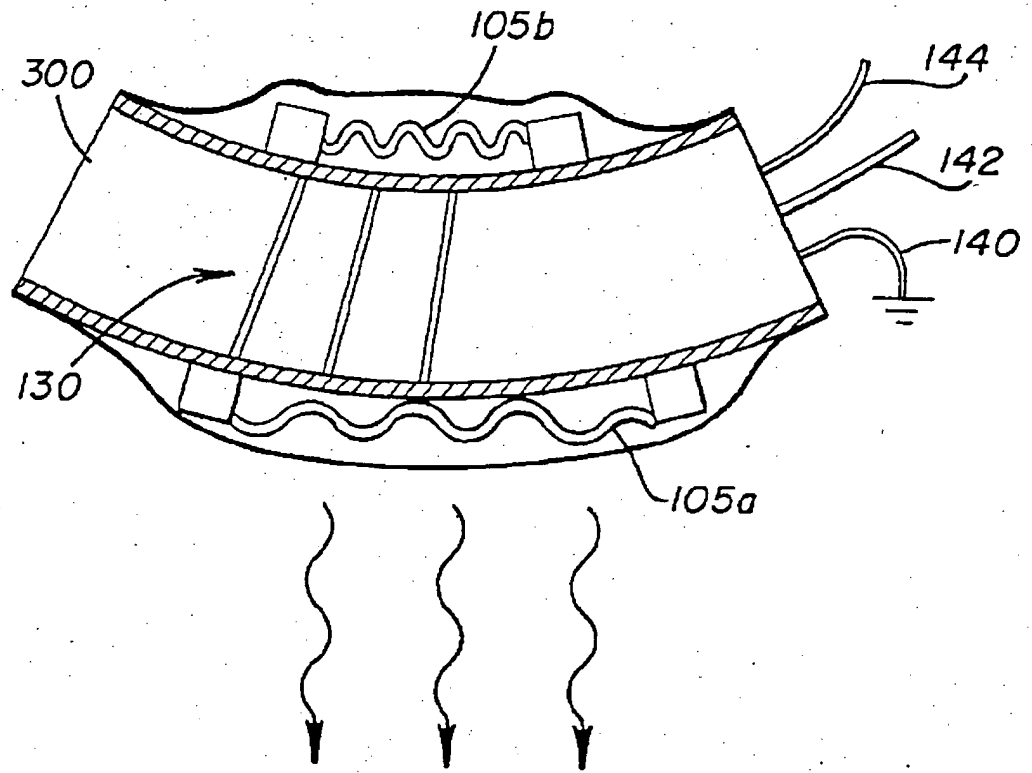
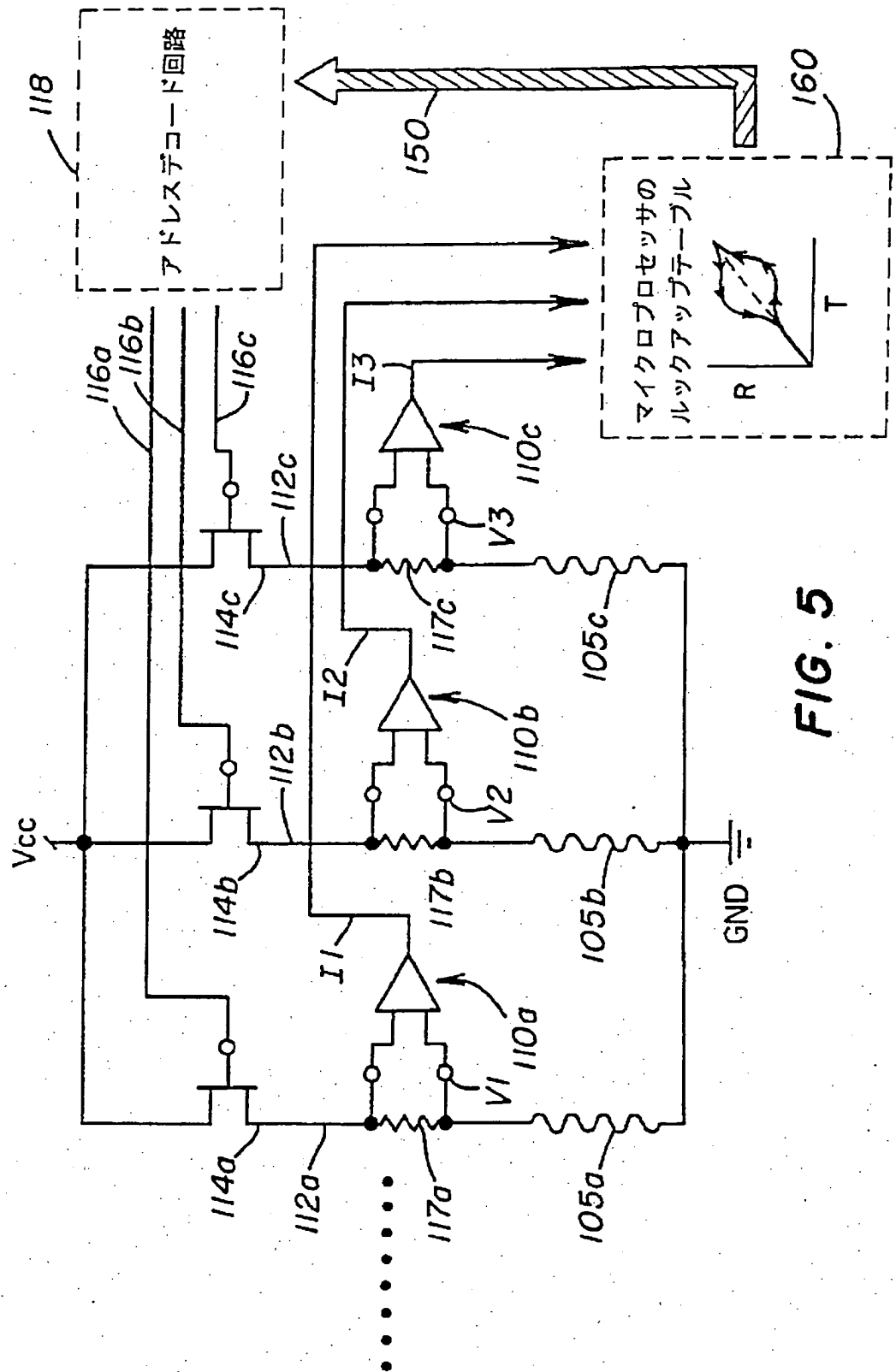
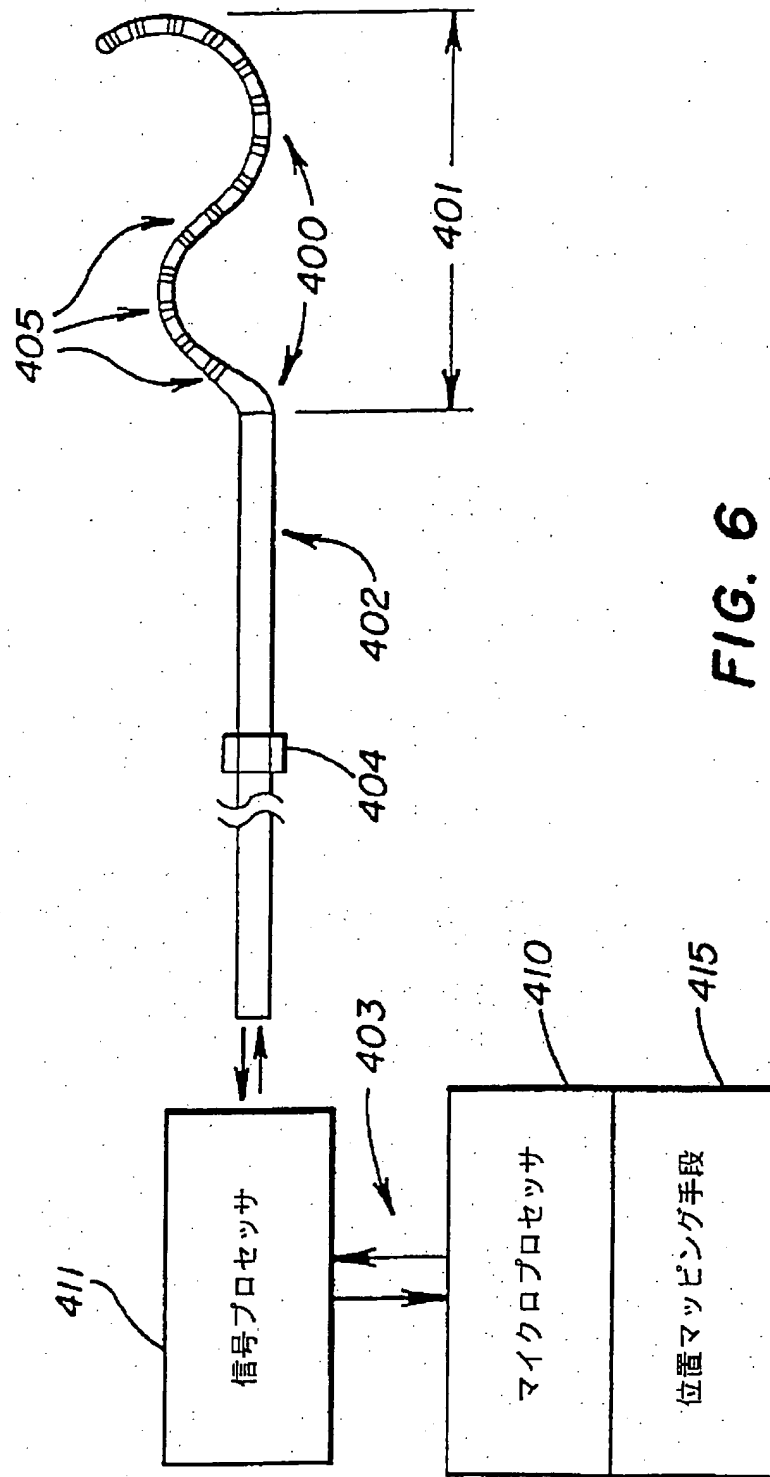


FIG. 4

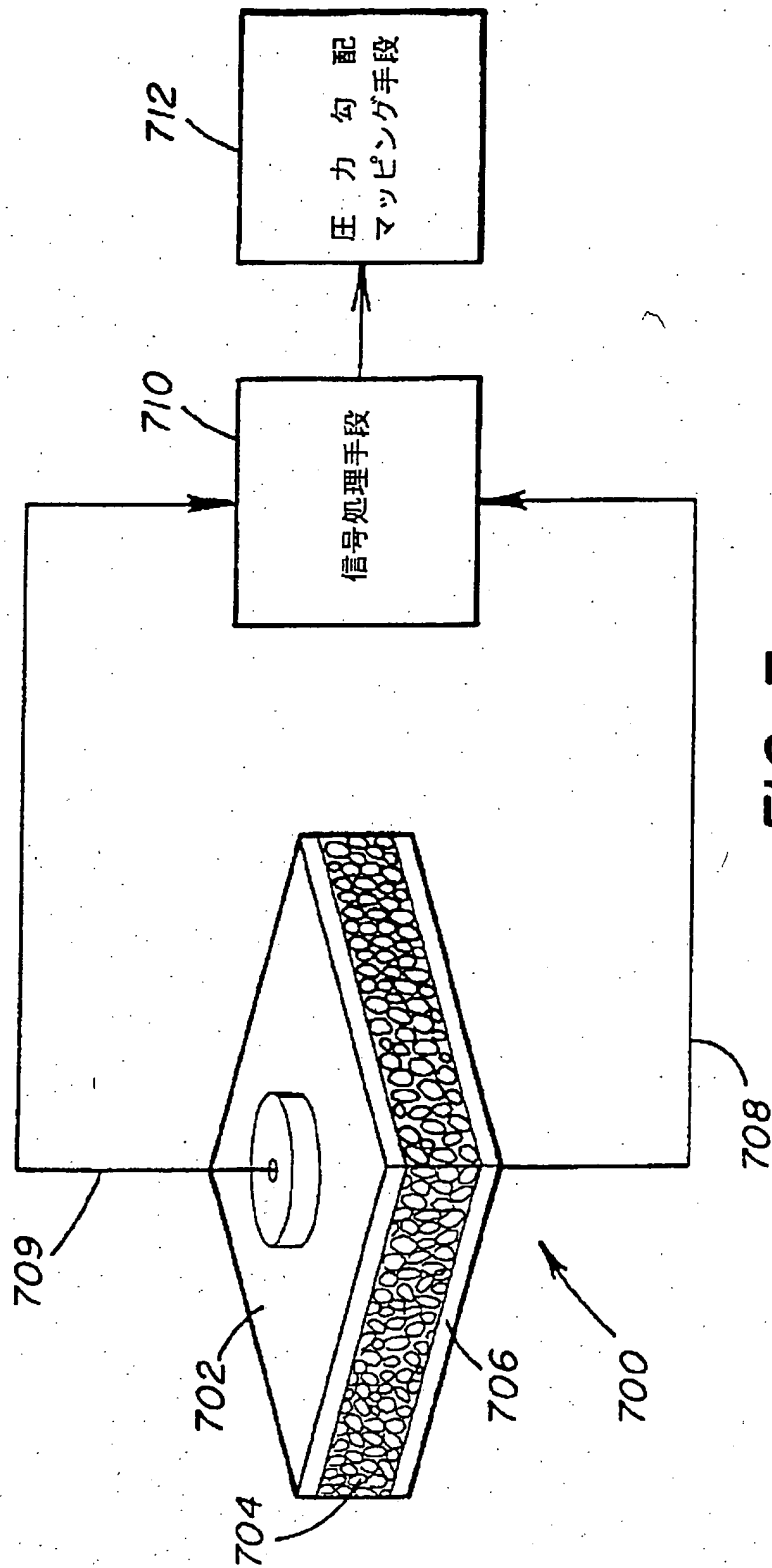
【図5】



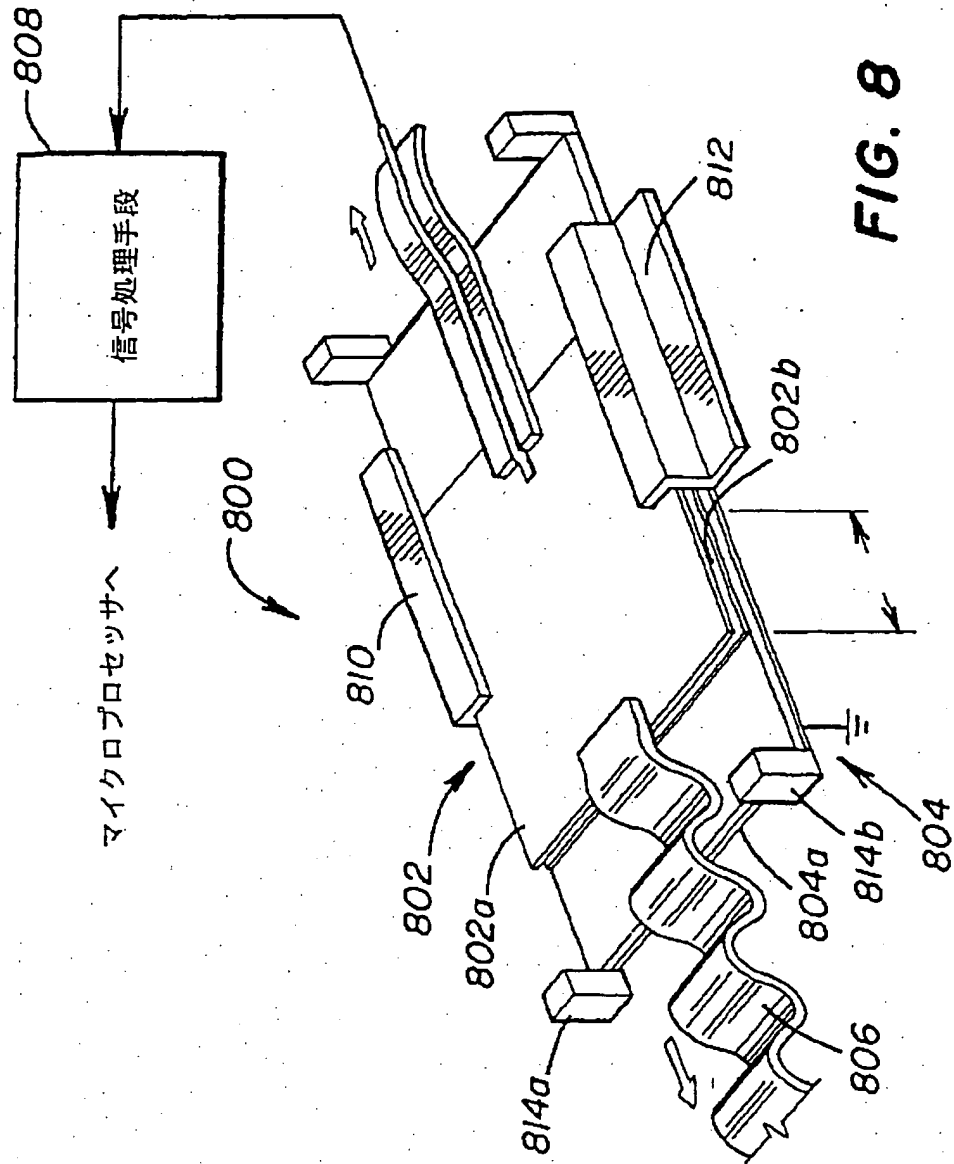
【 図 6 】



【 図 7 】



【 図 8 】



【 國際調查報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/US94/01721

A. CLASSIFICATION OF SUBJECT MATTER

IPC(5) : A61M 37/00

US CL : 604/281

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

U.S. : 604/95, 281

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

None

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

None

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y, P	US, A, 5,279,559, (BARR), 18 January 1994. See entire document.	1-35
Y, P	US, A, 5,229,211, (MURAYAMA ET AL.), 20 July 1993. See entire patent.	1-35
Y	US, A, 4,753,223, (BREMER), 28 June 1988. See entire patent.	1-35
Y	US, A, 5,078,684, (YASUDA), 07 January 1992. See entire patent.	1-35



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:	* "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
* "A" document defining the general state of the art which is not considered to be part of particular relevance	* "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
* "E" earlier document published on or after the international filing date	* "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
* "L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	* "A" document member of the same patent family
* "O" document referring to an oral disclosure, use, exhibition or other means	
* "P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search

19 APRIL 1994

Date of mailing of the international search report

12 MAY 1994

Name and mailing address of the ISA/US
Commissioner of Patents and Trademarks
Box PCT
Washington, D.C. 20231

Facsimile No. (703) 305-3230

Authorized officer

MANUEL MENDEZ

Telephone No. (703) 308-2221

【要約の続き】
と接続されても良い。